

1. МАТЕМАТИЧЕСКОЕ МОДЕЛИРОВАНИЕ

А.Х. Ибрагим, С.Ю. Удовиченко

*Тюменский государственный университет, г. Тюмень
УДК 519.6, 004.383.8032.26*

МОДЕЛИРОВАНИЕ УСТРОЙСТВА КОДИРОВАНИЯ ИНФОРМАЦИИ ДЛЯ ИМПУЛЬСНОЙ АППАРАТНОЙ НЕЙРОСЕТИ

Аннотация. Представлена специализированная программа MDC-SPICE для расчета больших электрических схем, содержащих мемристорно-диодные кроссбары. С помощью SPICE моделирования показана работоспособность кодирующего устройства во входном блоке нейропроцессора в режиме одновременного кодирования популяцией нейронов пространственной производной входного числа (яркости пикселей) в частоту и значения входного числа и его производной по времени в задержки импульсов. Подобное одновременное популяционное кодирование значения яркости пикселей в задержки и пространственной производной яркости в частоту наблюдается в биологических нейронных сетях, но без учета производной яркости по времени.

Ключевые слова: математическое моделирование, специализированная программа MDC-SPICE, кодирование информации в задержки и в частоту импульсов, виртуальный входной нейрон, популяция нейронов.

Введение

Входной блок нейропроцессора [1] предназначен для первичной обработки звуковых и видео сигналов, включающей в себя фильтрацию и кодирование информации в импульсы. Под фильтрацией подразумевается дискретное косинусное преобразование и отсев малых амплитуд. Поскольку нейропроцессор является аппаратной реализацией импульсной нейросети,

необходимо преобразовать поступающую информацию из набора чисел в импульсы.

Существует несколько способов кодирования информации, представляющей собой набор величин (яркости пикселей, амплитуды составляющих частот звукового сигнала) с определенными значениями (двоичными числами), в импульсы: кодирование в частоту [2] и в задержки [2,3] на одном виртуальном входном нейроне и на их популяции [4], а также одновременное (комбинированное) кодирование в частоту и задержки на одном нейроне [5] и популяцией нейронов.

Электрическая схема импульсного кодирования информации построена с помощью набора устройств задержек и с использованием логической матрицы на основе комбинированного мемристорно-диодного кроссбара [1]. Логическая матрица является массивом ячеек из одного мемристора и последовательно включенного с ним селективным элементом – диодом Зенера, который минимизирует взаимовлияние соседних ячеек. Схема является универсальной, поскольку позволяет реализовать все указанные способы импульсного кодирования входной информации, представленной двоичными числами.

Функциональная схема кодирующего устройства для одного числа представлена на рис.1. При кодировании нескольких чисел (яркостей пикселей, амплитуды образа косинусного преобразования) необходимо использовать несколько кодирующих устройств параллельно.

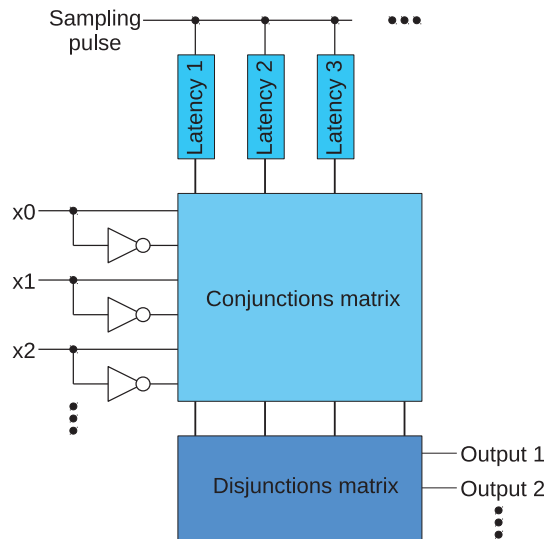


Рис.1. Функциональная схема кодирующего устройства одного числа.

В настоящей работе представлены оригинальная специализированная программа MDC-SPICE для расчета больших электрических схем, содержащих мемристорно-диодные кроссбары, и результаты численного моделирования с помощью этой программы импульсного кодирования, поступающей во входное кодирующее устройство нейропроцессора (рис.1) информации из набора чисел.

Симулятор на основе SPICE электрических схем с использованием модели мемристора

Специализированная программа MDC-SPICE разработана авторами для расчета больших электрических схем, содержащих мемристорно-диодные кроссбары. Этот симулятор является модифицированной версией SPICE подобного симулятора ngspice. Электрическая схема в классической программе SPICE задается как набор элементов электроники и связей между ними.

Для расчета переходных процессов используются неявные методы численного интегрирования – методы трапеций, Гира второго порядка или неявный метод Эйлера. По умолчанию используется метод трапеций. Максимальный шаг интегрирования выбирается пользователем или

устанавливается автоматически. Алгоритм расчета переходного процесса является многошаговым. На каждом шаге интегрирования автоматически определяется рабочая точка – токи и напряжения нелинейных компонентов. При определении рабочей точки нелинейной цепи напряжения и токи источников сигнала полагаются равными нулю, индуктивные элементы заменяются коротким замыканием, а емкостные – разрывом. Расчет рабочей точки ведется итеративным методом Ньютона-Рафсона. На каждой итерации нелинейные компоненты заменяются линеаризованными схемами замещения, соответствующими режиму этого компонента.

Набор элементов электроники включает SPICE модели транзисторов, диодов и т.д. В программу SPICE, предназначенную для расчета больших схем, добавлена модель мемристора [6], в которой изменения параметра состояния дополнительно были жестко зафиксированы в интервале от 0 до 1. Такое ограничение необходимо, поскольку неабсолютная точность рациональных чисел в компьютерной системе приводит к выходу параметра состояния за границы допустимого интервала и, как следствие, к неправильной работе модели. Кроме этого с целью ускорения расчета нелинейная вольт-амперная характеристика, используемая в классической SPICE модели диода Зенера, была упрощена и представлена в виде трех прямых линий. Таким образом, симулятор заменяет диод резистором с соответствующим значением сопротивления. Вносимая при этом упрощении ошибка мала, когда мемристорно-диодный кроссбар работает в цифровом режиме, и напряжение на диодах Зенера не приближается к пороговым значениям открытия и обратного пробоя диода.

Результаты численного моделирования

Функциональная схема одновременного кодирования и её соответствующая электрическая схема построены путем параллельного включения нескольких схем популяционного кодирования в задержки

импульсов. Если входные числа отдельных схем кодирования, например, отвечающие яркости соседних пикселей изображения, отличаются, то выходные частоты нейронов увеличатся, поскольку соответствующие задержки различаются. Кроме производных входных чисел по времени в этом случае в частоту будет закодирована и производная яркости пикселя по пространственным координатам изображения.

На рис.8 представлен результат SPICE моделирования процесса кодирования двух входных чисел n_0 и n_1 в задержки трех виртуальных нейронов. Число n_0 линейно возрастало во времени от 1 до 7, а n_1 наоборот убывало с 7 до 1 (рис.8а). Настраиваемые кривые нейронов (рис.8с) такие же как при моделировании кодирования одного числа в задержку популяцией нейронов.

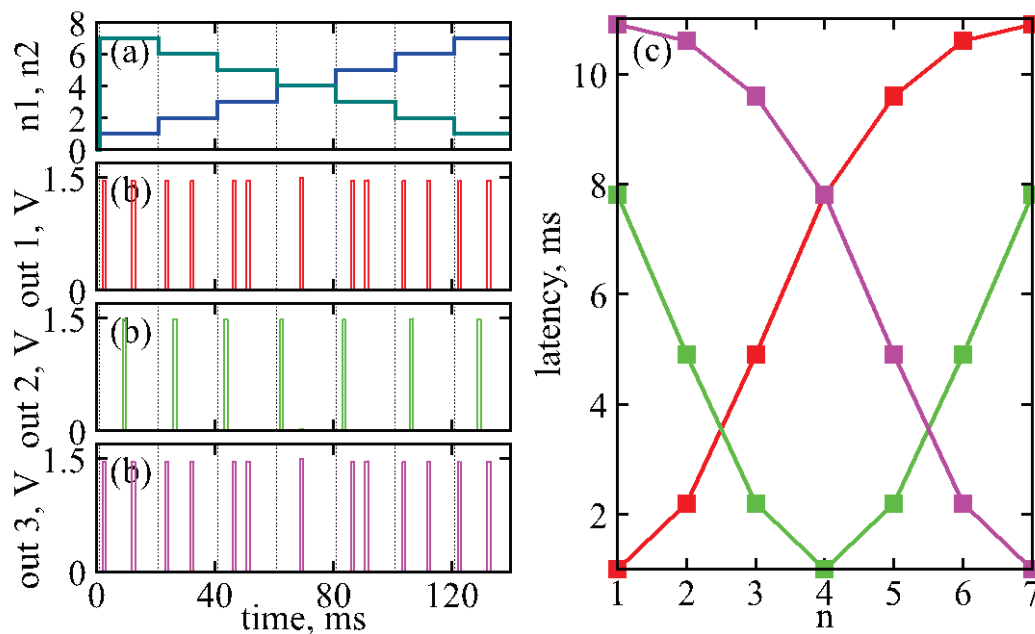


Рис.2. SPICE моделирование режима кодирования в задержки импульсов популяцией из трех нейронов: а) изменение входного числа во времени; б) импульсы на выходных каналах; с) функции преобразования числа n в задержки для каждого канала.

Если входные числа n_0 и n_1 равны, то на выходе присутствуют только по

одному импульсу на каждом канале. Если же n_0 и n_1 различаются, то на каждом выходном канале наблюдаются два импульса. Таким образом, при различии в значениях n_0 и n_1 выходная частота удваивается, что соответствует отличию от нуля пространственной производной входных чисел (яркости пикселей).

Заключение

Представлена специализированная программа MDC-SPICE для расчета больших электрических схем, содержащих мемристорно-диодные кроссбары.

С помощью SPICE моделирования показана работоспособность электрической схемы кодирующего устройства во входном блоке нейропроцессора.

Предложенная схема одновременного кодирования популяцией нейронов пространственной производной входного числа в частоту и значения входного числа в задержки импульсов дополнительно позволяет кодировать и производную входной величины во времени. Такая схема более предпочтительна по сравнению со схемой одновременного кодирования на одном нейроне значения входной величины в частоту и в задержку её производной во времени [5]. Она позволяет быстрее реагировать на изменения входного сигнала за счет большего объема передаваемой информации. Подобное одновременное популяционное кодирование значения яркости пикселей в задержки и пространственной производной яркости в частоту наблюдается в биологических нейронных сетях [7], но без учета производной яркости во времени.

СПИСОК ЛИТЕРАТУРЫ

1. Udovichenko S.Yu., Pisarev A.D., Busygin A.N., Maevsky O.V. Neuroprocessor based on combined memristor-diode crossbar // Nanoindustry.

2018. No. 5. Pp. 344-355. <https://doi.org/10.22184/1993-8578.2018.84.5.344.355>.
2. Lobo J.L., Del Ser J., Bifet A., Kasabov N. Spiking Neural Networks and online learning: An overview and perspectives // *Neural Networks*. 2020. Vol. 121. Pp. 88–100. <https://doi.org/10.1016/j.neunet.2019.09.004>
3. Thorpe S.J., Guyonneau R., Guilbaud N., Allegraud J.-M., VanRullen R. SpikeNet: real-time visual processing with one spike per neuron // *Neurocomputing*. 2004. Vol. 58–60. Pp. 857–864. <https://doi.org/10.1016/j.neucom.2004.01.138>
4. Pan Z., Wu J., Zhang M., Li H., Chua Y. Neural Population Coding for Effective Temporal Classification // 2019 International Joint Conference on Neural Networks (IJCNN) <https://doi.org/10.1109/IJCNN.2019.8851858>
5. Chan V.H., Carey R.M. Simultaneous latency and rate coding for automatic error correction // US Patent 10282660. Date of publication 07.05.2019.
6. Biolek D., Di Ventra M., Pershin Y.V. Reliable SPICE Simulations of Memristors, Memcapacitors and Meminductors // *Radioengineering*. 2013. Vol. 22. No. 4. Pp. 945-968. arXiv:1307.2717
7. Gollisch T., Meister M. Rapid Neural Coding in the Retina with Relative Spike Latencies // *Science*. 2008. Vol. 319. No. 5866. Pp. 1108-1111. <https://doi.org/10.1126/science.1149639>