

# 1. МАТЕМАТИЧЕСКОЕ МОДЕЛИРОВАНИЕ

---

*А.Х. Ибрагим, С.Ю. Удовиченко*

*Тюменский государственный университет, г. Тюмень  
УДК 519.6, 004.383.8032.26*

## ПРОГРАММНЫЕ МОДУЛИ ДЛЯ АВТОМАТИЧЕСКОГО ПОСТРОЕНИЯ ЭЛЕКТРИЧЕСКИХ СХЕМ БЛОКОВ НЕЙРОПРОЦЕССОРА

**Аннотация.** Разработаны программные модули для автоматического построения электрических схем входного и выходного блоков нейтропроцессора для последующего численного моделирования в программе MDC-SPICE. Представлены описания программных модулей, их входных и выходных данных, а также информация об используемых библиотеках. Предложенные программные модули ускоряют процесс создания электрических схем входного и выходного блоков для их последующего моделирования в MDC-SPICE с учетом специфических физических процессов, протекающих в мемристорах.

**Ключевые слова:** программный модуль, автоматическое построение электрических схем, язык python.

### **Введение**

Под нейтропроцессором подразумевается аппаратное средство, предназначенное для решения нейросетевых задач. В качестве ключевых узлов аппаратной части нейтропроцессора на основе мемристоно-диодного кросбара разработаны сверхбольшие запоминающая матрица с ячейками из комплементарных мемристоров 1D2M [1] и логическая матрица с ячейками 1D1M [2]. Первая матрица, представляющая собой массив синапсов, и вторая матрица задают вес и маршрут связи между нейронами соответственно.

Поскольку нейтропроцессор является аппаратной реализацией импульсной нейросети, необходимо преобразовать поступающую информацию из набора чисел в импульсы. Кроме импульсного кодирования [3] входной блок

предварительно осуществляет сжатие входной информации путем дискретного косинусного преобразования [4], выполняемого с помощью логической матрицы на основе мемристорно-диодного кроссбара.

В [3] представлена специализированная программа MDC-SPICE [5] для расчета больших электрических схем, содержащих мемристорно-диодные кроссбары. С помощью моделирования в разработанной программе показана работоспособность кодирующего устройства во входном блоке нейропроцессора в режиме одновременного кодирования популяцией нейронов пространственной производной входного числа (яркости пикселей) в частоту и значения входного числа и его производной по времени в задержки импульсов.

Выходной блок нейропроцессора также построен с помощью унифицированной логической матрицы на основе комбинированного мемристорно-диодного кроссбара и производит декодирование импульсов, поступающих из аппаратной нейронной сети, в двоичный код [6].

Целью настоящей работы является создание программ, производящих автоматическое построение электрических схем входного и выходного устройств на языке SPICE для последующего расчета в MDC-SPICE. Программы составлены на языке программирования Python версии 3.

### **Программный модуль для автоматического построения электрической схемы входного блока нейропроцессора**

Входной блок состоит из сжимающего и кодирующего устройств, предназначенных для обработки поступающей видео- и аудиоинформации и ее преобразования в импульсы. Сжимающее устройство выполняет дискретное косинусное преобразование и отбрасывает малые амплитуды выходного образа. Его электрическая схема состоит из двух последовательных логических схем в виде совершенных дизъюнктивных нормальных форм (СДНФ), построенных на основе мемристорно-диодных кроссбаров. Кодирующее устройство содержит одну СДНФ, в которой на подтягивающие резисторы в матрице конъюнкций подается не постоянный уровень напряжения, а импульсы с линий задержек.

Входными данными для программы являются: число входных двоичных переменных и их разрядность, число виртуальных выходных нейронов и их настроечные кривые, индексы моделей мемристора, диода и транзисторов, а также параметры моделей. Программа состоит из обработчика входных данных, подпрограммы синтеза электрической схемы и подпрограммы формирования выходного текстового файла. Синтез электрической схемы выполняется программой на нескольких уровнях абстракции: сначала собираются элементарные цепи мемристор-диод, затем массивы этих цепей – кроссбары и затем кроссбары объединяются в СДНФ. Результатом работы программы является текстовый файл, содержащий описание электрической схемы входного блока с использованием стандартного SPICE синтаксиса.

Для проверки работоспособности программы выполнено формирование электрической схемы сжимающего устройства, выполняющего дискретное косинусное преобразование. На рис. 1 показан процесс скалярного умножения матрицы чисел размером 3x3 на входной вектор из трех компонент, представленных двоичными числами.

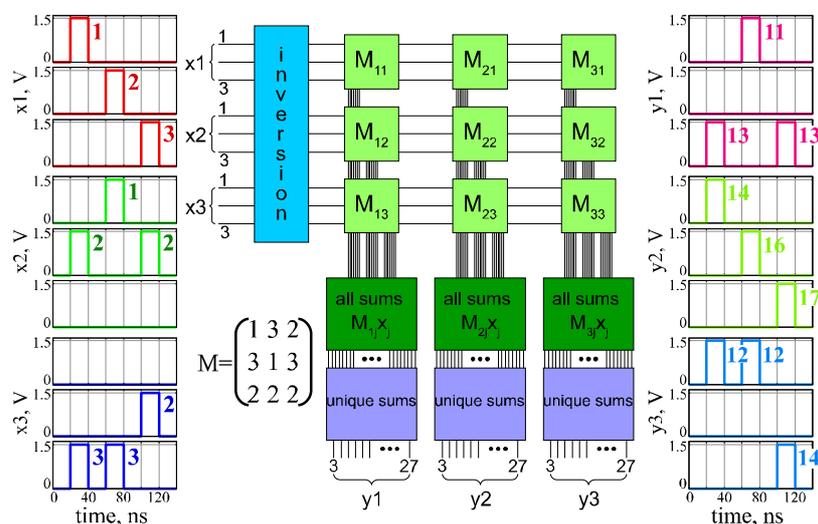


Рис. 1. Топология электрической схемы и результат моделирования косинусного преобразования в сжимающем устройстве входного блока

Как следует из правой диаграммы на рис. 1, выходной вектор соответствует ожидаемому результату, вычисленному по правилу матрично-векторного умножения. Схема является комбинационной и выполняет умножение матрицы на вектор за один такт.

## Программный модуль для автоматического построения электрической схемы выходного блока

Выходной блок нейропроцессора с помощью логической матрицы на основе комбинированного мемристорно-диодного кроссбара производит декодирование импульсов, поступающих из аппаратной нейронной сети, в двоичный код. В выходном блоке объединены временной и пространственный способы модификации информации. Преобразование выходных импульсов от одного нейрона является модификацией во времени, а маршрутизация импульсов от популяции нейронов – модификацией в пространстве.

Программный модуль для автоматического построения электрической схемы выходного блока также содержит три подпрограммы и отличается от программы построения входного блока другим набором входных данных и, соответственно, обработчиком входных данных и подпрограммой синтеза электрической схемы.

В качестве тестового примера построен выходной блок, выполняющий с помощью логической матрицы (рис. 2) декодирование импульсов от нейронов в двоичный код с пространственно-временным преобразованием.

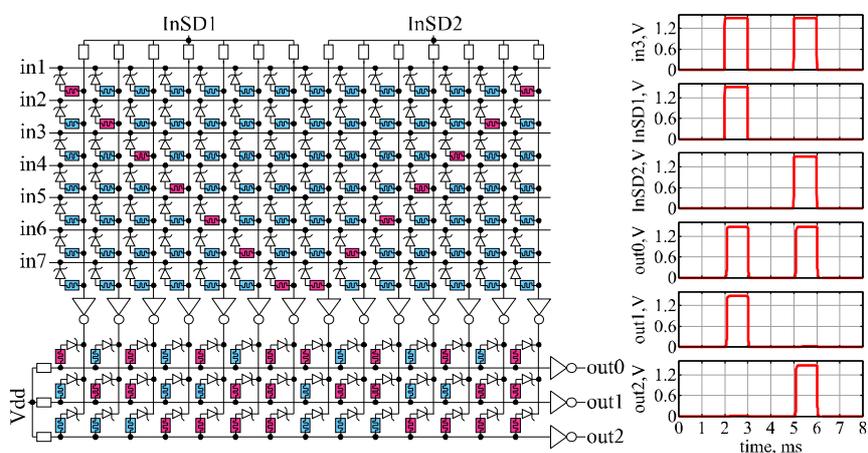


Рис. 2. Электрическая схема модификации двухразрядного числа с помощью двух слоев логической матрицы и результаты ее SPICE моделирования

Согласно диаграмме сигналов на рис. 2, входная информация в пространственно-временном формате подается в виде двух импульсов, что соответствует восьмеричному числу  $33_8$  (соответствует  $27_{10}$ ). После симуляции импульсы выходного числа остаются разделенными по времени с разрядом

нового значения, равным  $35_8$  (соответствует  $29_{10}$ ). Выходные данные представляют собой двухразрядное восьмеричное число.

Таким образом в выходном блоке нейропроцессора реализовано декодирование импульсов от нейронов с возможностью их пространственно-временного преобразования, которое является основой алгоритма сжатия. Информация в сжатом виде выводится из схемы нейропроцессора с помощью минимального количества выходных электрических линий.

### **Заключение**

Разработаны программные модули для автоматического построения электрической схемы входного и выходного блоков нейропроцессора [2]. Представлены описания программных модулей, их входных и выходных данных, а также информация об используемых библиотеках.

Для проверки работоспособности первой программы выполнено формирование электрической схемы сжимающего устройства, выполняющего дискретное косинусное преобразование во входном блоке нейропроцессора. В качестве тестового примера работы второй программы построен выходной блок, выполняющий с помощью логической матрицы пространственно-временное преобразование импульсов, поступающих от нейронов, в двоичный код.

Предложенные программные модули ускоряют процесс создания электрических схем входного и выходного блоков для их последующего моделирования в MDC-SPICE с учетом специфических физических процессов, протекающих в мемристорах.

Работа выполнена при финансовой поддержке РФФИ в рамках гранта №20-37-90003 “Моделирование физических процессов в мемристорно-диодных кроссбарах входного и выходного блоков нейропроцессора”.

### **СПИСОК ЛИТЕРАТУРЫ**

1. Pisarev A., Busygin A., Udovichenko S., Maevsky O. 3D memory matrix based on a composite memristor-diode crossbar for a neuromorphic processor // Microelectronic Engineering. 2018. V.198. Pp.1-7. URL: <https://doi.org/10.1016/j.mee.2018.06.008>

2. Pisarev A.D., Busygin A.N., Udovichenko S.Yu., Maevsky O.V. A biomorphic neuroprocessor based on a composite memristor-diode crossbar // *Microelectronics Journal*. 2020. V. 102. Article 104827. <https://doi.org/10.1016/j.mejo.2020.104827>

3. Ибрагим А.Х., Удовиченко С.Ю. Моделирование устройства кодирования информации для импульсной аппаратной нейросети // *Материалы Всероссийской конференции молодых ученых «Математическое и информационное моделирование»*. Тюмень. 2020. Вып. 18. С.10-16. URL: [https://elibrary.ru/download/elibrary\\_45635448\\_47693765.pdf](https://elibrary.ru/download/elibrary_45635448_47693765.pdf)

4. Писарев А.Д. Реализация дискретного косинусного преобразования во входном блоке мемристорного нейропроцессора // *Вестник Тюменского государственного университета. Физико-математическое моделирование. Нефть, газ, энергетика*. 2019. Том 5. № 1. С. 147-161. URL: <https://doi.org/10.21684/2411-7978-2019-5-1-147-161>

5. Ибрагим А.Х., Удовиченко С.Ю. Программа MDC-SPICE для расчета больших электрических схем, содержащих мемристорно-диодные кроссбары // Свидетельство о регистрации программы для ЭВМ № 2021612448. Дата публикации 17.02.2021.

6. Ибрагим А.Х. Моделирование процессов декодирования информации в биоморфном нейропроцессоре // *Материалы Всероссийской научно-практической конференции молодых ученых с международным участием «Математика и междисциплинарные исследования»* (г. Пермь, 12–14 октября 2020 г.). С. 69-73. URL: <https://elibrary.ru/item.asp?id=44279557>