

МАТЕМАТИЧЕСКОЕ МОДЕЛИРОВАНИЕ, ЧИСЛЕННЫЕ МЕТОДЫ И КОМПЛЕКСЫ ПРОГРАММ. ИНФОРМАЦИОННЫЕ ТЕХНОЛОГИИ

Александр Дмитриевич ПИСАРЕВ¹
Александр Николаевич БУСЫГИН²
Андрей Николаевич БОБЫЛЕВ³
Алексей Александрович ГУБИН⁴
Сергей Юрьевич УДОВИЧЕНКО⁵

УДК 621.382; 004.383.8.032.6; 004.8

ИССЛЕДОВАНИЕ ЭЛЕКТРОФИЗИЧЕСКИХ СВОЙСТВ КОМБИНИРОВАННОГО МЕМРИСТОРНО-ДИОДНОГО КРОССБАРА, ЯВЛЯЮЩЕГОСЯ ОСНОВОЙ ДЛЯ АППАРАТНОЙ РЕАЛИЗАЦИИ БИОМОРФНОГО НЕЙРОПРОЦЕССОРА*

- ¹ кандидат технических наук, доцент кафедры прикладной и технической физики, заведующий лабораторией пучково-плазменных технологий НОЦ «Нанотехнологии», Тюменский государственный университет
spcb.doc@gmail.com; ORCID: 0000-0002-5602-3880
- ² аспирант кафедры прикладной и технической физики, лаборант-исследователь НОЦ «Нанотехнологии», Тюменский государственный университет
daenur.al@gmail.com
- ³ заведующий лабораторией электронной и зондовой микроскопии НОЦ «Нанотехнологии», Тюменский государственный университет
andreaubobylev@gmail.com
- ⁴ магистрант Института Х-ВЮ, инженер НОЦ «Нанотехнологии», Тюменский государственный университет
a.a.gubin@utmn.ru
- ⁵ доктор физико-математических наук, профессор кафедры прикладной и технической физики, руководитель НОЦ «Нанотехнологии», Тюменский государственный университет
udotgu@mail.ru

* Работа выполнена при финансовой поддержке РФФИ в рамках гранта № 19-07-00272.

Цитирование: Писарев А. Д. Исследование электрофизических свойств комбинированного мемристорно-диодного кроссбара, являющегося основой для аппаратной реализации биоморфного нейропроцессора / А. Д. Писарев, А. Н. Бусыгин, А. Н. Бобылев, А. А. Губин, С. Ю. Удовиченко // Вестник Тюменского государственного университета. Физико-математическое моделирование. Нефть, газ, энергетика. 2020. Том 6. № 3 (23). С. 93-109. DOI: 10.21684/2411-7978-2020-6-3-93-109

Аннотация

С целью проверки работоспособности запоминающей и логической матриц биоморфного нейропроцессора изготовлен комбинированный мемристорно-диодный кроссбар, являющийся основой этих матриц, и проведено исследование его электрофизических свойств. Изготовлен измерительный лабораторный стенд, который содержит мемристорно-диодный кроссбар и управляющую периферийную электрическую схему на дискретных элементах с КМОП-логикой, подключенную к источнику-измерителю Keithley SourceMeter 2400.

Сделан выбор в пользу кремниевого перехода p-Si/n-Si, поскольку его электрические свойства лучше удовлетворяют требованиям, предъявляемым к диоду Зенера, по сравнению с переходом p-Si/ZnO. Изготовлен мемристорно-диодный кроссбар со структурой $TiN/Ti_{0,93}Al_{0,07}O_x/p-Si/n-Si/W$, включающей новый диод. Показано, что ячейка кроссбара с диодом p-Si/n-Si обладает лучшим выпрямляющим свойством по сравнению с ячейкой с диодом p-Si/ZnO_x, поскольку ток в открытой ячейке при положительном напряжении значительно выше, чем при отрицательном напряжении. Высокое выпрямляющее свойство ячейки необходимо для функционирования диодной логики в логической матрице и при записи состояний мемристоров в запоминающей и логической матрицах. Проведено исследование электрофизических свойств мемристорно-диодного кроссбара: измерение вольт-амперных характеристик диода и мемристорно-диодной ячейки и обработка сигналов в следующих режимах: сложения выходных импульсов нейронов и их маршрутизации на синапсы других нейронов; умножения матрицы чисел на вектор, которое выполняется в запоминающей матрице при взвешивании и суммировании сигналов; а также ассоциативного самообучения.

Впервые продемонстрирована генерация новой ассоциации (нового знания) в изготовленном мемристорно-диодном кроссбаре, в отличие от ассоциативного самообучения в существующих аппаратных нейросетях с синапсами на базе дискретных мемристоров. Определено изменение выходного тока ячейки кроссбара, связанное с протеканием паразитных токов через соседние ячейки. Показано, что, управляя параметрами диода Зенера, можно уменьшить энергопотребление при работе комбинированного кроссбара. Полученные электрофизические характеристики свидетельствуют об эффективной работоспособности комбинированного мемристорно-диодного кроссбара, предназначенного для изготовления запоминающей и логической матриц.

Ключевые слова

Биоморфный нейропроцессор, запоминающая и логическая матрицы, комбинированный мемристорно-диодный кроссбар, электрофизические свойства кроссбара, вольт-ам-

перная характеристика, обработка сигналов, сложение и маршрутизация импульсов, умножение матрицы чисел на вектор, паразитные токи, энергоэффективность.

DOI: 10.21684/2411-7978-2020-6-3-93-109

Введение

В наших предыдущих работах представлена концепция биоморфного нейропроцессора [11] и реализация аппаратной импульсной нейросети в этом нейропроцессоре на основе нового компонента наноэлектроники — мемристорно-диодного кроссбара с биполярными мемристорами, для традиционных задач обработки информации, а также для имитации работы кортикальной колонки мозга или ее фрагмента [9]. К нейропроцессору адаптирована импульсная нейросеть, построенная с помощью оригинальной программной биоморфной модели нейрона [5]. Разработанный нейропроцессор обладает уникальной возможностью одновременно с обработкой входящей аудиовидеоинформации в процессе самообучения генерировать новую ассоциацию (новое знание). Такая возможность реализуется в комбинированном мемристорно-диодном кроссбаре, в отличие от существующих аппаратных нейросетей с синапсами нейронов на базе дискретных мемристоров.

В качестве ключевых узлов аппаратной части нейропроцессора используются сверхбольшие запоминающая матрица с ячейками 1D2M [8] и логическая матрица с ячейками 1D1M [11], представляющие собой массив синапсов и задающие вес и маршрут связи между нейронами соответственно. Указанные матрицы являются сверхбольшими потому, что каждый нейрон в сети может обладать большим количеством синаптических связей.

Результаты разработки электрической схемы, топологии и технологии изготовления комбинированного мемристорно-диодного кроссбара, необходимого для создания запоминающей и логической матриц, содержатся в работах [3, 7]. Ячейки матриц представляют собой двухслойное соединение комплементарных биполярных мемристоров (или одного мемристора) и одного разделяющего диода Зенера. Применение диода Зенера позволяет уменьшить деградацию выходного сигнала из-за влияния соседних ячеек.

С целью исследования работоспособности запоминающей и логической матриц нейропроцессора вначале была отработана технология изготовления мемристорного кроссбара [1, 4], а затем — лабораторного комбинированного мемристорно-диодного кроссбара [2]. Для этого были выбраны материалы и нанотехнология изготовления полупроводниковых слоев диода Зенера и мемристорного слоя, обеспечивающие оптимальные характеристики диода и мемристоров. Показано, что метод магнетронного распыления является оптимальным для изготовления как диодов, так и мемристоров. Таким образом, все слои комбинированного мемристорно-диодного кроссбара, включая проводящие дорожки, могут быть изготовлены в одном технологическом цикле.

Целью настоящей работы является создание измерительного стенда и проведение исследований электрофизических свойств изготовленного комбинированного мемристорно-диодного кроссбара: измерение вольт-амперных характеристик кремниевого диода и мемристорно-диодной ячейки; обработка сигналов в цифровом режиме при сложении выходных импульсов нейронов и их маршрутизация на синапсы других нейронов, умножение матрицы чисел на вектор, которое выполняется в запоминающей матрице при взвешивании и суммировании сигналов; ассоциативное самообучение и генерация новых ассоциаций; а также определение изменения выходного тока ячейки, связанного с протеканием паразитных токов через соседние ячейки кроссбара.

Создание измерительного стенда

Вначале были разработаны, а затем изготовлены управляющие периферийные электрические схемы на дискретных элементах с КМОП-логикой для обеспечения работы запоминающей и логической матриц, построенных на основе комбинированного мемристорно-диодного кроссбара. Схема измерительного стенда, представленная на рис. 1, включает в себя: мемристорно-диодный кроссбар с четырьмя ячейками 1D2М, АЦП для измерения напряжения и четырьмя цифровыми портами, подключенными к операционным усилителям для формирования импульсов, выходные преобразователи ток-напряжение на основе операционных усилителей (ОУ). Кроме этого, в эксперименте по ассоциативному самообучению задействуется электрическая схема на основе ОУ, имитирующая частичный функционал нейрона, а именно сравнение выходного тока кроссбара, преобразованного в напряжение, с пороговым напряжением.

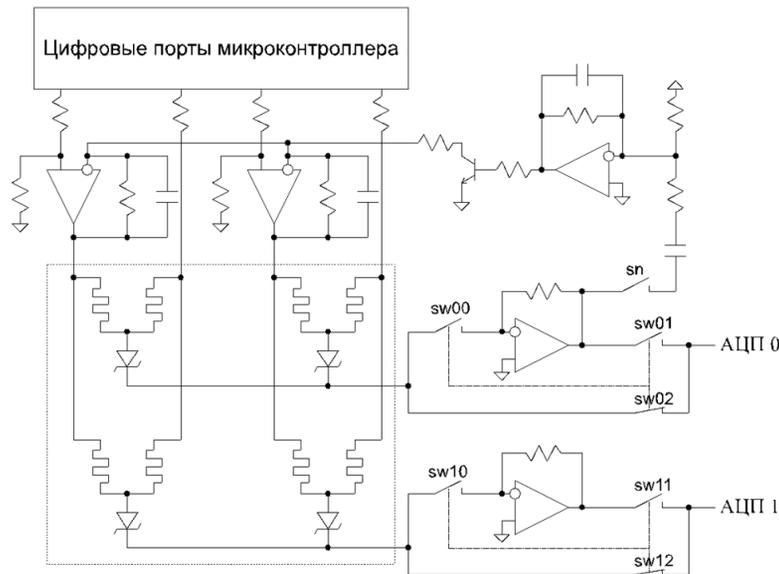


Рис. 1. Схема измерительного стенда

Fig. 1. The measuring stand's circuit

Выходные преобразователи ток-напряжение построены на основе операционных усилителей (ОУ) с резистором 1 МОм в качестве отрицательной обратной связи (1 мкА преобразуется в 1 В). При измерении выходного тока замкнуты переключатели sw 00, sw 01, sw 10 и sw 11, а при измерении выходного напряжения — sw 02 и sw 12. В эксперименте по ассоциативному обучению к одной из выходных линий массива ячеек через переключатель sn дополнительно подключается электрическая схема упрощенного нейрона на основе ОУ, которая при превышении порога с помощью транзистора шунтирует сопротивления в обратной связи входных операционных усилителей. Это приводит к резкому увеличению коэффициента усиления и, соответственно, большему напряжению импульсов. Конденсаторы в обратной связи ОУ служат для подавления самовозбуждения, возникающего из-за наличия положительной обратной связи через три ОУ и один инвертор на транзисторе.

Измерения электрофизических характеристик лабораторных образцов комбинированного мемристорно-диодного кроссбара и питание стенда осуществляются с помощью программируемого источника-измерителя Keithley SourceMeter 2400.

Исследования электрических характеристик кроссбара с кремниевым диодом

В работе [4] изложены результаты изготовления и исследования статических характеристик комбинированного мемристорно-диодного кроссбара со структурой $\text{TiN}/\text{Ti}_{0,93}\text{Al}_{0,07}\text{O}_x/\text{p-Si}/\text{ZnO}/\text{W}$. В этой работе указано на то, что вольт-амперная характеристика полупроводникового диода со структурой p-Si/ZnO имеет слабую нелинейность по сравнению с аналогичной характеристикой кремниевого диода на переходе p-Si/n-Si, промышленно изготавливаемым термодиффузионным легированием. С целью создания библиотеки параметров материалов комбинированного кроссбара методом магнетронного распыления был изготовлен новый диод со структурой p-Si/n-Si и измерены его электрические характеристики.

Требования к основным характеристикам диода Зенера следующие: сопротивление диода в закрытом состоянии должно быть максимально возможным, а в открытом состоянии и при пробое — как можно меньшим; напряжение открытия диода при прямом смещении должно быть минимальным, а напряжение обратимого пробоя соответственно должно быть больше напряжения информационных импульсов.

Из рис. 2 видно, что эти требования лучше выполняются в новой структуре диода p-Si/n-Si.

Новый диод был использован при изготовлении мемристорно-диодного кроссбара $\text{TiN}/\text{Ti}_{0,93}\text{Al}_{0,07}\text{O}_x/\text{p-Si}/\text{n-Si}/\text{W}$. На рис. 3 хорошо видны взаимно перпендикулярные проводники кроссбара. Пленка мемристорного слоя $\text{Ti}_{0,93}\text{Al}_{0,07}\text{O}_x$ имеет фиолетовый цвет, слой диода ZnO_x — голубой, а слой n-Si — бежевый.

Вольт-амперные характеристики ячеек комбинированного мемристорно-диодного кроссбара представлена на рис. 4.

Большое сопротивление закрытого диода приводит к стягиванию гистерезиса в обратной ветви вольт-амперной характеристики ячейки, поскольку вклад сопротивления диода преобладает над вкладом малого сопротивления мемристора в их общей ВАХ. Такой же эффект наблюдается в кроссбаре [6] (рис. 4а) с униполярным мемристором на основе смешанного оксида никеля и титана и диодом p-CuO/n-ZnO:In. Как видно из рис. 4б, ячейка с диодом p-Si/n-Si обладает лучшим выпрямляющим свойством по сравнению с ячейкой с диодом p-Si/ZnO_x, поскольку ток в открытой ячейке при положительном напряжении значи-

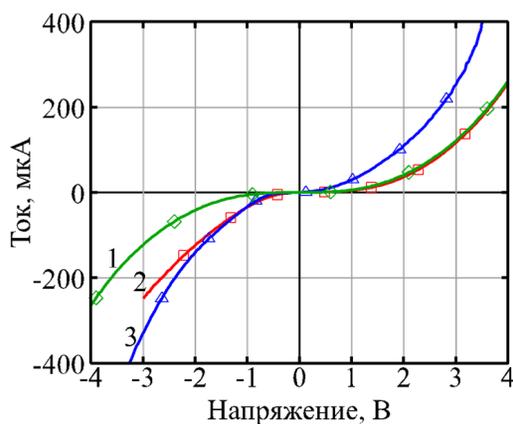


Рис. 2. Сравнение вольт-амперных характеристик диодов со структурой p-Si/ZnO и p-Si/n-Si

Fig. 2. The comparison of current-voltage characteristics of diodes with the p-Si/ZnO and p-Si/n-Si structure

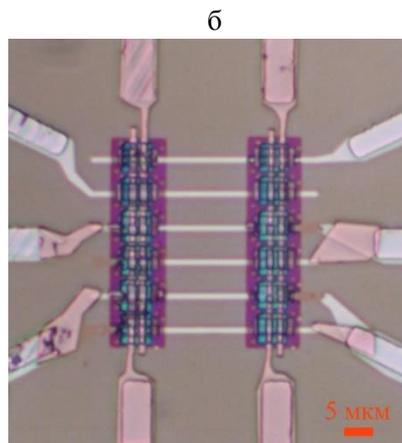
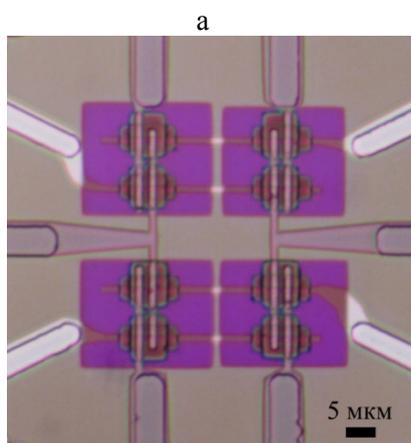


Рис. 3. Микрофотографии: а — кроссбар TiN/Ti_{0,93}Al_{0,07}O_x/p-Si/n-Si/W; б — кроссбар TiN/Ti_{0,93}Al_{0,07}O_x/p-Si/ZnO/W

Fig. 3. Microphotographs: а — the TiN/Ti_{0,93}Al_{0,07}O_x/p-Si/n-Si/W crossbar and б — TiN/Ti_{0,93}Al_{0,07}O_x/p-Si/ZnO/W crossbar

тельно выше, чем при отрицательном. Высокое выпрямляющее свойство ячейки необходимо для функционирования диодной логики в логической матрице и при записи состояний мемристоров в запоминающей и логической матрицах.

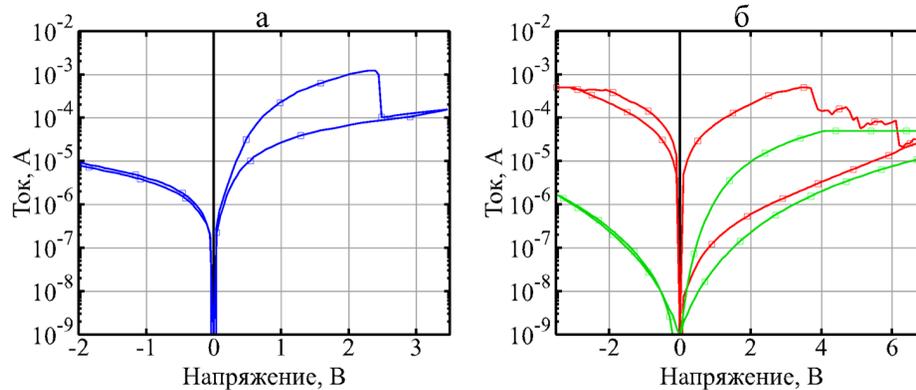


Рис. 4. Сравнение ВАХ ячеек кроссбаров: а — из работы [6]; б — зеленая кривая для $\text{TiN}/\text{Ti}_{0,93}\text{Al}_{0,07}\text{O}_x/\text{p-Si/n-Si/W}$ и красная для $\text{TiN}/\text{Ti}_{0,93}\text{Al}_{0,07}\text{O}_x/\text{p-Si/ZnO/W}$

Fig. 4. The comparison of the crossbars i-v circuits: а — from [6]; б — $\text{TiN}/\text{Ti}_{0,93}\text{Al}_{0,07}\text{O}_x/\text{p-Si/n-Si/W}$ (green) and $\text{TiN}/\text{Ti}_{0,93}\text{Al}_{0,07}\text{O}_x/\text{p-Si/ZnO/W}$ (red)

Исследование процессов обработки сигналов в кроссбарах для запоминающей и логической матриц

Сложение выходных импульсов нейронов

Входной импульс подается на контакты выбранной ячейки 1D2M кроссбара запоминающей матрицы в виде двух импульсов напряжения противоположной полярности, абсолютная величина которых меньше порогового напряжения переключения мемристора. В результате комплементарная пара мемристоров образует резистивный делитель напряжения. Выходное напряжение ячейки однозначно определяется соотношением сопротивлений мемристоров. Выходные напряжения ячеек складываются при подключении выходной линии кроссбара к усилителю с высокоомным входом и нагрузкой в виде конденсатора. Сложение токов, протекающих через закрытые диоды Зенера, происходит при низком входном сопротивлении усилителя. Взвешивание напряжений входных импульсов с последующим суммированием токов уменьшает паразитные токи между ячейками. На рис. 5 показан выходной ток одной шины матрицы (рис. 3) как результат сложения токов из двух ячеек, находящихся в разных синаптических состояниях.

На рис. 5 показано три случая: в первом случае входной импульс напряжения подается только на первую ячейку, во втором — только на вторую, а в третьем — на обе. При этом первая ячейка имеет положительный вес, вторая — отрицательный. Амплитуда выходного тока в третьем случае должна быть равна сумме амплитуд

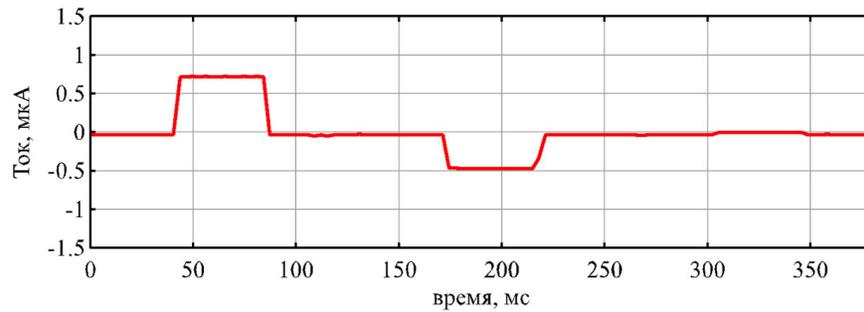


Рис. 5. Сложение выходных токов двух ячеек 1D2M с комплементарными мемристорами на общей выходной шине кроссбара

Fig. 5. The addition of the complementary memristor 1D2M cells output currents on one common output crossbar conductor

токов в первом и во втором случаях, однако она оказывается меньше ожидаемой, что может быть связано с влиянием нелинейной ВАХ селективного диода.

Маршрутизация импульсов на синапсы других нейронов

Логическая матрица с ячейками 1D1M работает в качестве маршрутизатора, направляя выходные импульсы нейронов из нейронного блока на синапсы других нейронов в запоминающей матрице. При этом в кроссбаре реализуются логические вентили «ИЛИ» с помощью диодно-резисторной логики на основе селективных диодов и резисторов, подтягивающих выходные проводники кроссбара к низкому электрическому потенциалу.

На рис. 6 показаны выходные напряжения матрицы для трех случаев маршрутизации и их представление в виде логического умножения булевой матрицы (матрицы преобразования) на входной булевой вектор. Первая компонента выходного вектора обозначена как Out[0], вторая — Out[1].

В каждом из трех случаев сначала импульс напряжения появляется на первом входе маршрутизатора, а затем на втором. Матрица преобразования первого случая обеспечивает только перенаправление импульса напряжения с первого входа на второй выход. Матрица преобразования во втором случае обеспечивает взаимное перенаправление импульсов: первый импульс появляется на втором выходе, а второй импульс — на первом. В третьем случае первый импульс пройдет на оба выхода, а второй импульс — только на первый.

Умножение матрицы чисел на вектор

Запоминающая матрица представляет собой массив синапсов аппаратной нейронной сети. На входные проводники кроссбара запоминающей матрицы приходят импульсы от нейронов, амплитуда напряжения которых затем умножается на весовые коэффициенты, определяющиеся состоянием мемристоров в ячейках матрицы. Получившиеся токи складываются на выходных проводниках, как описано в параграфе «Сложение выходных импульсов нейронов».

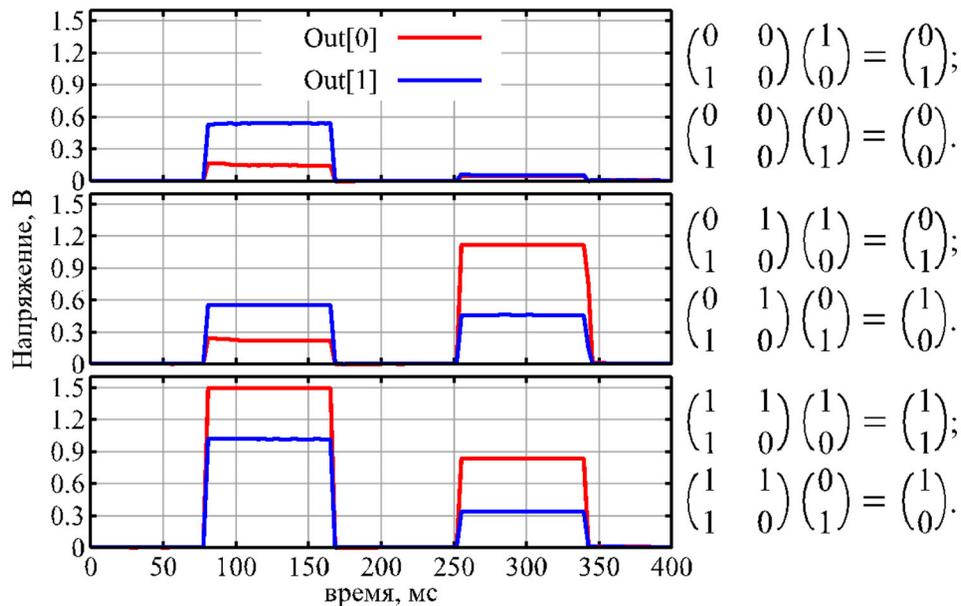


Рис. 6. Маршрутизация импульсов с помощью логической матрицы

Fig. 6. The pulses routing by logic matrix

Наличие импульсов на входных проводниках в определенный момент времени можно описать с помощью вектора. Поскольку амплитуда импульсов от нейронов всегда одна и та же, то отсутствие импульса можно описать нулем, а наличие — единицей. Состояния ячеек запоминающей матрицы при этом можно описать матрицей весовых коэффициентов. Тогда в любой момент времени выходные токи запоминающей матрицы будут определяться вектором, являющимся результатом умножения матрицы весовых коэффициентов на вектор входных напряжений.

На рис. 7 представлен результат работы запоминающей матрицы размером 2×2 для трех разных матриц весовых коэффициентов. Первая компонента вектора выходных токов обозначена как Out[0], вторая — Out[1].

Как следует из рис. 7, выходной вектор соответствует ожидаемому результату, вычисленному по правилу матрично-векторного умножения. Отсутствие ожидаемого удвоения амплитуды выходного тока на первом выходе запоминающей матрицы при выполнении последнего умножения вызвано высоким коэффициентом усиления преобразователя ток-напряжение, что привело к превышению максимального напряжения оцифровки АЦП микроконтроллера.

Паразитные токи в соседних меристорно-диодных ячейках

Организация ячеек в кроссбар без селективных элементов обеспечивает большую плотность элементов, но обладает существенным недостатком, связанным с протеканием паразитных токов через соседние ячейки. Обработка сигналов при

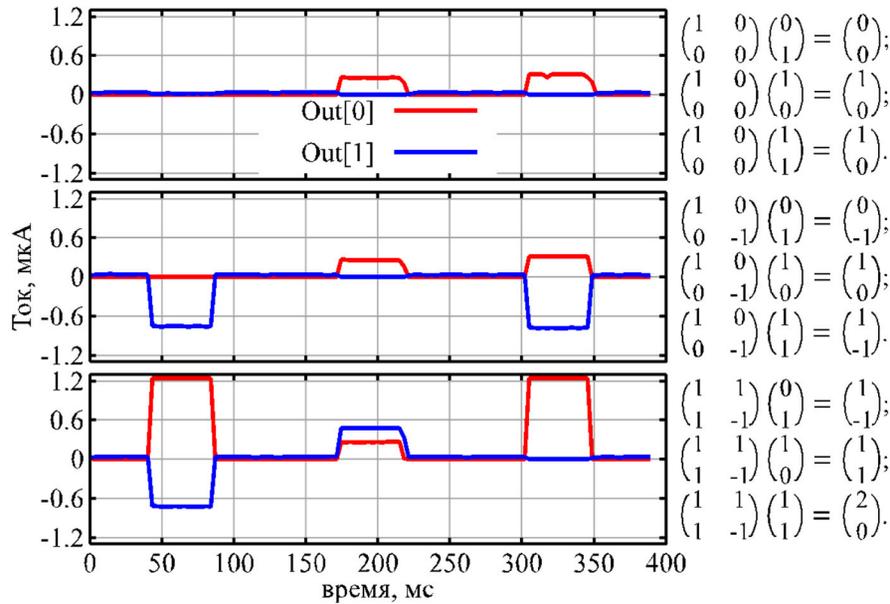


Рис. 7. Результат умножений матрицы чисел размером 2×2 на двухкомпонентный вектор

Fig. 7. The dot product of the numerical 2×2 matrix and two-component vector

минимизации паразитных токов в соседних мемристорных ячейках с диодом Зенера необходима для достижения устойчивого режима и энергоэффективной работы сверхбольших матриц.

На рис. 8 показано изменение выходного тока ячейки 1D2M изготовленного кроссбара для запоминающей матрицы с одним мемристором в высокопроводящем состоянии в зависимости от числа соседних ячеек в таком же состоянии. Это изменение выходного тока связано с протеканием паразитных токов через соседние ячейки. Таким образом проявляется взаимовлияние ячеек. Изначально мемристоры в соседних ячейках находятся в низкопроводящем состоянии.

Как видно на рис. 8, уменьшение сопротивления мемристоров в соседних ячейках не всегда приводит к увеличению тока через измеряемую ячейку. Сначала была открыта ячейка, соединенная с тем же выходным проводником матрицы. Затем ячейка, подключенная к тем же входным проводникам. Последней была открыта ячейка, не связанная напрямую с измеряемой ячейкой. Немонотонный рост тока говорит о зависимости вклада ячеек с мемристором в высокопроводящем состоянии от расположения в кроссбаре относительно измеряемой ячейки.

Управляя параметрами диода Зенера, можно увеличить энергоэффективность при работе комбинированного кроссбара. Из таблицы 1, в которой приведены параметры диодов, следует, что при увеличении нелинейности вольт-амперной характеристики диода снижается энергопотребление кроссбара как в запоминающей, так и в логической матрицах.

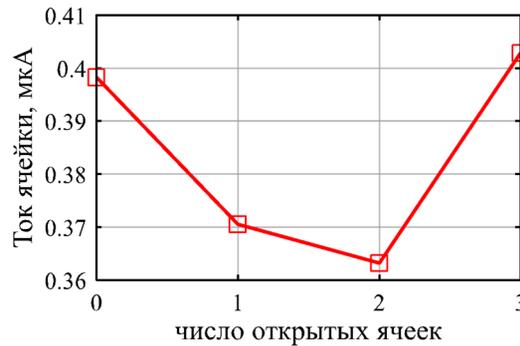


Рис. 8. Изменения выходного тока ячейки запоминающей с открытыми мемристорами в зависимости от числа соседних открытых ячеек

Fig. 8. The output current of one cell with memristor in low resistance state versus a number of adjacent cells with the same memristor state

Ассоциативное самообучение и генерация нового знания в аппаратной нейросети с запоминающей матрицей

Ассоциативное самообучение запоминающей матрицы происходит, когда информационные импульсы, формируемые выходом возбужденного нейрона в нейросети, приводят к усилению его синаптических связей. Усиление связей возбужденного нейрона с нейронами предыдущего слоя имеет место, если в данный момент времени эти нейроны тоже оказались возбужденными и сформировали на своих выходах информационные импульсы. Обучение синапсов в запоминающей матрице происходит по правилу Хебба, как и в реальном синапсе: сила связи между одновременно активировавшимися нейронами увеличивается. Для реализации индуцированной долговременной потенции синапса была выбрана схема из трех нейронов. Выходные импульсы двух нейронов через синапти-

Таблица 1

Усредненное энергопотребление кроссбара 2×2 для логической и запоминающей матриц

Table 1

The average power consumption of 2×2 crossbar in the logic and memory matrices

Кроссбар с диодом	Сопротивление диода при прямом смещении	Сопротивление диода при обратном смещении	Энергопотребление в запоминающей матрице	Энергопотребление в логической матрице
p-Si/ZnO	97,3 кОм (1,5 В) 25,8 кОм (3 В)	20,1 кОм (1,5 В) 12,1 кОм (3 В)	1,41 мкВт	6,46 мкВт
p-Si/n-Si	80,7 кОм (1,5 В) 24,5 кОм (3 В)	80,9 кОм (1,5 В) 24,7 кОм (3 В)	1,26 мкВт	4,58 мкВт

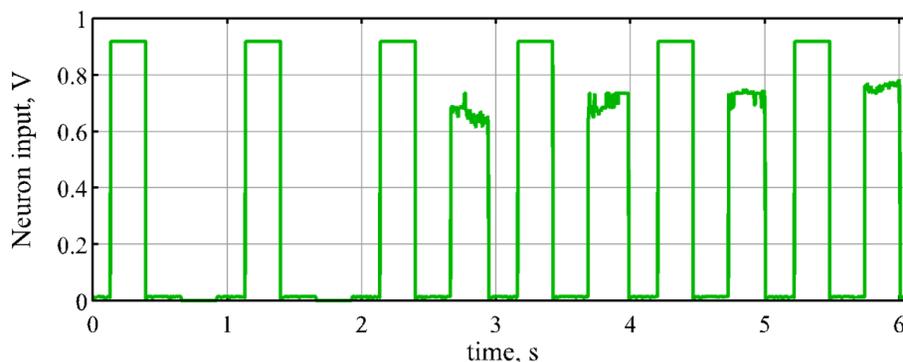


Рис. 9. Импульсы напряжения, отвечающие импульсам выходного тока одной из линий запоминающей матрицы, полученные в ходе 6 раундов ассоциативного самообучения

Fig. 9. The voltage pulses from transimpedance amplifier of one memory matrix output during the 6 rounds of associative self-learning

ческие связи, представленные комплементарными мемристорно-диодными ячейками, поступают на вход третьего нейрона. При этом один синапс является сильным (с высоким весовым коэффициентом), второй — слабым (с низким).

Каждый раунд обучения состоит из двух шагов. На первом шаге входные импульсы присутствуют на оба синапса нейрона, на втором шаге импульс приходит только на слабый синапс. Проходя через сильный синапс, импульс вызывает активацию нейрона, что в контексте измерительного стенда выражается в превышении порогового напряжения и последующего увеличения амплитуды входных импульсов посредством изменения коэффициента обратной связи входных ОУ. При этом напряжение на одном мемристоре ячейки слабого синапса становится больше порогового. Процесс обучения слабого синапса в течение нескольких раундов обучения представлен на рис. 9.

В ходе третьего раунда обучения сопротивление мемристора ячейки слабого синапса становится достаточно малым, чтобы вызвать открытие диода в ячейке и появление наблюдаемого импульса тока. Увеличение весового коэффициента изначально слабого синапса отражает возникновение новой ассоциативной связи в сети из трех нейронов.

Заключение

Изготовлена управляющая периферийная электрическая схема на дискретных элементах с КМОП-логикой для обеспечения работы запоминающей и логической матриц. Создан измерительный стенд, схема которого включает управляющую периферийную схему и комбинированный мемристорно-диодный кроссбар.

Проведено исследование электрофизических свойств мемристорно-диодного кроссбара с помощью источника-измерителя Keithley SourceMeter 2400. Сделан выбор в пользу кремниевого перехода p-Si/n-Si, поскольку его электри-

ческие свойства лучше удовлетворяют требованиям, предъявляемым к диоду Зенера, по сравнению с переходом p-Si/ZnO. Изготовлен мемристорно-диодный кроссбар со структурой $W/Ti_{0,93}Al_{0,07}O_x/p-Si/n-Si/TiN$, включающей новый диод. Измерения показали, что ячейка кроссбара с диодом p-Si/n-Si обладает лучшим выпрямляющим свойством по сравнению с ячейкой с диодом p-Si/ZnO_x, поскольку ток в открытой ячейке при положительном напряжении значительно выше, чем при отрицательном. Высокое выпрямляющее свойство ячейки необходимо для функционирования диодной логики в логической матрице и при записи состояний мемристоров в запоминающей и логической матрицах.

Проведены измерения при обработке сигналов в изготовленном мемристорно-диодном кроссбаре в режимах: сложения выходных импульсов нейронов и их маршрутизации на синапсы других нейронов, умножения матрицы чисел на вектор, которое выполняется в запоминающей матрице при взвешивании и суммировании сигналов, а также ассоциативного самообучения.

Впервые продемонстрирована генерация новой ассоциации (нового знания) в изготовленном мемристорно-диодном кроссбаре, в отличие от самообучения в существующих аппаратных нейросетях с синапсами на базе дискретных мемристоров.

Определено изменение выходного тока ячейки, связанное с протеканием паразитных токов через соседние ячейки. Показано, что, управляя параметрами диода Зенера, можно уменьшить энергопотребление комбинированного кроссбара при работе в составе логической и запоминающей матриц. Полученные экспериментальные данные свидетельствуют об эффективной работоспособности комбинированного мемристорно-диодного кроссбара, предназначенного для изготовления запоминающей и логической матриц.

СПИСОК ЛИТЕРАТУРЫ

1. Бобылев А. Н. Увеличение диапазона резистивного переключения мемристора для реализации большего числа синаптических связей в нейропроцессоре / А. Н. Бобылев, С. Ю. Удовиченко, А. Н. Бусыгин, А. Х. Ибрагим // Вестник Тюменского государственного университета. Физико-математическое моделирование. Нефть, газ, энергетика. 2019. Том 5. № 2. С. 124-136. DOI: 10.21684/2411-7978-2019-5-2-124-136
2. Писарев А. Д. Выбор материалов и нанотехнология изготовления комбинированного мемристорно-диодного кроссбара — основы аппаратной реализации нейропроцессора / А. Д. Писарев, С. Ю. Удовиченко, А. Н. Бусыгин, А. Н. Бобылев, А. Х. Ибрагим, А. А. Губин // Вестник Тюменского государственного университета. Физико-математическое моделирование. Нефть, газ, энергетика. 2019. Том 5. № 4. С. 200-219. DOI: 10.21684/2411-7978-2019-5-4-200-219
3. Писарев А. Д. Комбинированный мемристорно-диодный кроссбар как основа запоминающего устройства / А. Д. Писарев, А. Н. Бусыгин, А. Н. Бобылев, С. Ю. Удовиченко // Вестник Тюменского государственного университета. Физико-математическое моделирование. Нефть, газ, энергетика. 2017. Том 3. № 4. С. 142-149. DOI: 10.21684/2411-7978-2017-3-4-142-149

4. Bobylev A. N. The effect of aluminum dopant amount in titania film on the memristor electrical properties / A. N. Bobylev, S. Y. Udovichenko, A. N. Busygin, A. H. Ebrahim // *Nano Hybrids and Composites*. 2020. Vol. 28. Pp. 59-64.
DOI: 10.4028/www.scientific.net/NHC.28.59
5. Filippov V. A. A biomorphic neuron model and principles of designing a neural network with memristor synapses for a biomorphic neuroprocessor / V. A. Filippov, A. N. Bobylev, A. N. Busygin, A. D. Pisarev, S. Yu. Udovichenko // *Neural Computing and Applications*. 2020. Vol. 32. Pp. 2471-2485. DOI: 10.1007/s00521-019-04383-7
6. Lee M.-J. 2-stack ID-IR cross-point structure with oxide diodes as switch elements for high density resistance RAM applications / M.-J. Lee, Y. Park, B.-S. Kang, S.-E. Ahn, C. Lee, K. Kim, W. Xianyu, G. Stefanovich, J.-H. Lee, S.-J. Chung, Y.-H. Kim, C.-S. Lee, J.-B. Park, I.-G. Baek, I.-K. Yoo // *IEEE International Electron Devices Meeting*, Washington, DC, USA: IEEE, 2007. Pp. 771-774.
DOI: 10.1109/IEDM.2007.4419061
7. Maevsky O. V. Complementary memristor-diode cell for a memory matrix in neuromorphic processor / O. V. Maevsky, A. D. Pisarev, A. N. Busygin, S. Y. Udovichenko // *International Journal of Nanotechnology*. 2018. Vol. 15. No. 4/5. Pp. 388-393.
DOI: 10.1504/IJNT.2018.094795
8. Pisarev A. 3D memory matrix based on a composite memristor-diode crossbar for a neuromorphic processor / A. Pisarev, A. Busygin, S. Udovichenko, O. Maevsky // *Microelectronic Engineering*. 2018. Vol. 198. Pp. 1-7. DOI: 10.1016/j.mee.2018.06.008
9. Pisarev A. D. The biomorphic neuroprocessor based on the composite memristor-diode crossbar / A. D. Pisarev, A. N. Busygin, S. Y. Udovichenko, O. V. Maevsky // *Microelectronic Journal*. 2020. Vol. 102. Article 104827.
DOI: 10.1016/j.mejo.2020.104827
10. Udovichenko S. 3D CMOS, memristor nanotechnology for creating logical and memory matrices of neuroprocessor / S. Udovichenko, A. Pisarev, A. Busygin, O. Maevsky // *Nanoindustry*. 2017. No. 5. Pp. 26-34. DOI: 10.22184/1993-8578.2017.76.5.26.34
11. Udovichenko S. Yu. Neuroprocessor based on combined memristor-diode crossbar / S. Yu. Udovichenko, A. D. Pisarev, A. N. Busygin, O. V. Maevsky // *Nanoindustry*. 2018. No. 5. Pp. 344-355. DOI: 10.22184/1993-8578.2018.84.5.344.355.

Alexander D. PISAREV¹
Alexander N. BUSYGIN²
Andrey N. BOBYLEV³
Alexey A. GUBIN⁴
Sergey Yu. UDOVICHENKO⁵

UDC 621.382; 004.383.8.032.6; 004.8

**THE STUDY OF THE ELECTROPHYSICAL PROPERTIES
OF A COMPOSITE MEMRISTOR-DIODE CROSSBAR
AS A BASIS OF THE NEUROPROCESSOR HARDWARE
IMPLEMENTATION***

¹ Cand. Sci. (Tech.), Associate Professor,
Department of Applied and Technical Physics,
Head of Laboratory of Beam-Plasma Technologies,
REC “Nanotechnology”, University of Tyumen
spcb.doc@gmail.com; ORCID: 0000-0002-5602-3880

² Postgraduate Student,
Department of Applied and Technical Physics,
Researcher Laboratory Assistant, REC “Nanotechnology”,
University of Tyumen
a.n.busygin@utmn.ru

³ Head of the Laboratory of Electronic and Probe Microscopy.
REC “Nanotechnology”, University of Tyumen
andreaubobylev@gmail.com

⁴ Master Student, Institute of Environmental and Agricultural Biology,
Engineer, REC “Nanotechnology”, University of Tyumen
a.a.gubin@utmn.ru

⁵ Dr. Sci. (Phys.-Math.), Professor,
Department of Applied and Technical Physics,
Head of REC “Nanotechnology”, University of Tyumen
udotgu@mail.ru

* The research was supported by the Russian Foundation for Basic Research (the project No. 19-07-00272).

Citation: Pisarev A. D., Busygin A. N., Bobylev A. N., Gubin A. A., Udovichenko S. Yu. 2020. "The study of the electrophysical properties of a composite memristor-diode crossbar as a basis of the neuroprocessor hardware implementation". Tyumen State University Herald. Physical and Mathematical Modeling. Oil, Gas, Energy, vol. 6, no. 3 (23), pp. 93-109.

DOI: 10.21684/2411-7978-2020-6-3-93-109

Abstract

The aim of this article lies in checking the efficiency of memory and logic matrices. Achieving this has required producing a composite memristor-diode crossbar and studying its electrophysical properties. For these purposes, the authors have made a measuring bench, which consists of a composite memristor-diode crossbar, control peripheral circuitry, based on discrete elements with CMOS logic, and Keithley SourceMeter 2400.

The silicon junction p-Si/n-Si has been chosen because its electrical properties better suit the Zenner diode's requirements compared to the p-Si/ZnO junction. The memristor-diode crossbar with the TiN/Ti_{0.93}Al_{0.07}O_x/p-Si/n-Si/W structure was made with implementation of a new diode. The results show that the crossbar cell with a p-Si/n-Si diode has better rectifying properties in comparison with a p-Si/ZnO_x diode, because the current in the crossbar cell with positive voltage bias is much higher than with negative voltage bias. Strong rectifying properties of the cell are necessary for the functioning of diode logic in the logic matrix and for memristor state recording in the logic and memory matrices.

The study of electrophysical properties of the composite memristor-diode crossbar, measurement of current-voltage characteristics of the diode and composite memristor-diode crossbar cell and signal processing were performed. The signal processing was performed in the following modes: addition of output impulses of neurons and their routing to synapses of other neurons; multiplication of number matrix by vector, performed in the memory matrix with weighing and totalling of signals; and associative self-learning.

For the first time, the generation of a new association (new knowledge) in the composite memristor-diode crossbar has been shown, as opposed to associative self-learning in existing hardware neural networks with discrete-memristors-based synapses. The change of crossbar cell's output current caused by parasitic currents through adjacent cells has been determined. The results show that the control over Zenner diode characteristics allows reducing the power consumption of the composite crossbar. Obtained electrophysical characteristics prove the efficiency of the composite memristor-diode crossbar, intended for production of the memory and logic matrices.

Keywords

Biomorphic neuroprocessor, memory and logic matrices, composite memristor-diode crossbar, electrophysical crossbar properties, current-voltage characteristic, signal processing, summation and routing of pulses, matrix-vector product, parasitic currents, energy efficiency.

DOI: 10.21684/2411-7978-2020-6-3-93-109

REFERENCES

1. Bobylev A. N., Udovichenko S. Yu., Busygin A. N., Ebrahim A. H. 2019 “Increase of switching range of resistive memristor for realization of a greater number of synaptic states in a neuroprocessor”. Tyumen State University Herald. Physical and Mathematical Modeling. Oil, Gas, Energy, vol. 5, no. 2, pp. 124-136. DOI: 10.21684/2411-7978-2019-5-2-124-136 [In Russian]
2. Pisarev A. D., Busygin A. N., Bobylev A. N., Ebrahim A. H., Gubin A. A., Udovichenko S. Yu. 2019 “Materials selection and fabrication nanotechnology of the composite memristor-diode crossbar — the basis of neuroprocessor hardware implementation”. Tyumen State University Herald. Physical and Mathematical Modeling. Oil, Gas, Energy, vol. 5, no. 4, pp. 200-219. DOI:10.21684/2411-7978-2019-5-4-200-219 [In Russian]
3. Pisarev A. D., Busygin A. N., Bobylev A. N., Udovichenko S. Yu. 2017 “Combined memristor-diode crossbar as a memory storage base”. Tyumen State University Herald. Physical and Mathematical Modeling. Oil, Gas, Energy, vol. 3, no. 4, pp. 142-149. DOI:10.21684/2411-7978-2017-3-4-142-149 [In Russian]
4. Bobylev A. N., Udovichenko S. Yu., Busygin A. N., Ebrahim A. H. 2020 “The effect of aluminum dopant amount in titania film on the memristor electrical properties”. Nano Hybrids and Composites, vol. 28, pp. 59-64. DOI: 10.4028/www.scientific.net/NHC.28.59
5. Filippov V. A., Bobylev A. N., Busygin A. N., Pisarev A. D., Udovichenko S. Yu. 2020 “A biomorphic neuron model and principles of designing a neural network with memristor synapses for a biomorphic neuroprocessor”. Neural Computing and Applications, vol. 32, pp. 2471–2485. DOI:10.1007/s00521-019-04383-7
6. Lee M.-J., Park Y., Kang B.-S., Ahn S.-E., Lee C., Kim K., Xianyu W., Stefanovich G., Lee J.-H., Chung S.-J., Kim Y.-H., Lee C.-S., Park J.-B., Baek I.-G., Yoo I.-K. 2007. “2-stack ID-IR cross-point structure with oxide diodes as switch elements for high density resistance RAM applications”. IEEE International Electron Devices Meeting, pp. 771-774. Washington, DC, USA. DOI: 10.1109/IEDM.2007.4419061
7. Maevsky O. V., Pisarev A. D., Busygin A. N., Udovichenko S. Yu. 2018 “Complementary memristor- diode cell for a memory matrix in neuromorphic processor”. International Journal of Nanotechnology, vol. 15, no. 4/5, pp. 388-393. DOI:10.1504/IJNT.2018.094795
8. Pisarev A. D., Busygin A. N., Udovichenko S. Yu., Maevsky O. V. 2018 “3D memory matrix based on a composite memristor-diode crossbar for a neuromorphic processor”. Microelectronic Engineering, vol. 198, pp. 1-7. DOI:10.1016/j.mee.2018.06.008
9. Pisarev A. D., Busygin A. N., Udovichenko S. Yu., Maevsky O. V. 2020 “The biomorphic neuroprocessor based on the composite memristor — diode crossbar”. Microelectronic Journal, vol. 102, art. 104827. DOI:10.1016/j.mejo.2020.104827
10. Udovichenko S. Yu., Pisarev A. D., Busygin A. N., Maevsky O. V. 2017 “3D CMOS, memristor nanotechnology for creating logical and memory matrices of neuroprocessor”. Nanoindustry, no. 5, pp. 26-34. DOI: 10.22184/1993-8578.2017.76.5.26.34
11. Udovichenko S. Yu., Pisarev A. D., Busygin A. N., Maevsky O. V. 2018 “Neuroprocessor based on combined memristor-diode crossbar”. Nanoindustry. no. 5. pp. 344-355. DOI:10.22184/1993-8578.2018.84.5.344.355.