

Александр Николаевич БУСЫГИН¹
Андрей Николаевич БОБЫЛЕВ²
Алексей Александрович ГУБИН³
Александр Дмитриевич ПИСАРЕВ⁴
Сергей Юрьевич УДОВИЧЕНКО⁵

УДК 621.382; 004.3

ЧИСЛЕННОЕ МОДЕЛИРОВАНИЕ И ЭКСПЕРИМЕНТАЛЬНОЕ ИССЛЕДОВАНИЕ АППАРАТНОЙ ИМПУЛЬСНОЙ НЕЙРОСЕТИ С МЕМРИСТОРНЫМИ СИНАПСАМИ*

¹ аспирант кафедры прикладной и технической физики,
лаборант-исследователь НОЦ «Нанотехнологии»,
Тюменский государственный университет
daenur.al@gmail.com

² заведующий лабораторией электронной и зондовой микроскопии
НОЦ «Нанотехнологии»,
Тюменский государственный университет
andreaubobylev@gmail.com

³ аспирант кафедры прикладной и технической физики,
инженер НОЦ «Нанотехнологии»,
Тюменский государственный университет
a.a.gubin@utmn.ru

⁴ кандидат технических наук, доцент кафедры прикладной и технической физики,
заведующий лабораторией пучково-плазменных технологий
НОЦ «Нанотехнологии»,
Тюменский государственный университет
spcb.doc@gmail.com

⁵ доктор физико-математических наук,
профессор кафедры прикладной и технической физики,
руководитель НОЦ «Нанотехнологии»,
Тюменский государственный университет
udotgu@mail.ru

* Работа выполнена при финансовой поддержке РФФИ в рамках гранта № 19-37-90030.

Цитирование: Бусыгин А. Н. Численное моделирование и экспериментальное исследование аппаратной импульсной нейросети с мемристорными синапсами / А. Н. Бусыгин, А. Н. Бобылев, А. А. Губин, А. Д. Писарев, С. Ю. Удовиченко // Вестник Тюменского государственного университета. Физико-математическое моделирование. Нефть, газ, энергетика. 2021. Том 7. № 2 (26). С. 223-235.
DOI: 10.21684/2411-7978-2021-7-2-223-235

Аннотация

Представлены результаты численного моделирования и экспериментального исследования электрической схемы аппаратного импульсного персептрона на основе мемристорно-диодного кроссбара. Для этого разработан и изготовлен измерительный стенд, электрическая схема которого состоит из схемы аппаратного персептрона и входной периферийной электрической схемы для реализации активационной функции нейрона и обеспечения работы запоминающей матрицы в импульсном режиме. Проведено исследование работы аппаратной импульсной нейросети с мемристорными синапсами в виде запоминающей матрицы в режиме расчета синапсов однослойного персептрона. Персептрон может рассматриваться в качестве первого слоя биоморфной нейросети, выполняющего первичную обработку поступающей информации в биоморфном нейропроцессоре. Получены экспериментальная и модельная кривые обучения, показывающие ожидаемое увеличение доли правильных классификаций с ростом числа эпох обучения. Продемонстрирована генерация новой ассоциации при переобучении, вызванном поступлением новой входной информации. Сравнение результатов моделирования и эксперимента по обучению небольшой нейросети с малым кроссбаром позволит создавать адекватные модели аппаратных нейросетей с мемристорно-диодным кроссбаром большой размерности. Поступление новой неизвестной информации на вход аппаратной импульсной нейросети можно отождествлять с генерацией новых ассоциаций в биоморфном нейропроцессоре, а в дальнейшем при совершенствовании нейросети научиться осмысливать эту информацию и, следовательно, совершить переход от слабого искусственного интеллекта к сильному.

Ключевые слова

Аппаратная импульсная нейронная сеть, однослойный персептрон, мемристорно-диодный кроссбар, запоминающая матрица мемристорных синапсов, ассоциативное самообучение, генерация новой ассоциации.

DOI: 10.21684/2411-7978-2021-7-2-223-235

Введение

Исследования по созданию аппаратной нейросети на основе мемристорных синапсов были начаты в работе [13], в которой продемонстрирована экспериментальная неимпульсная нейросеть из однослойного персептрона с интегрированным кроссбаром металл-оксидных мемристоров.

Импульсные нейронные сети являются более биологически правдоподобными по сравнению с неимпульсными нейросетями, используют меньшее количество нейронов, но требуют большего объема программных вычислений. В импульсных нейросетях реализуется биологически подобный механизм самообучения, который сложно реализовать в традиционных сетях с точечными нейронами [6]. Импульсные нейронные сети превосходят нейросети на точечных нейронах в точности и вычислительной мощности и лучше приспособлены для аппаратной реализации из-за работы по принципу “integrate-and-fire” [7].

Принципы ассоциативного самообучения и формирование новой ассоциации (нового знания) в импульсной нейросети с мемристорными синапсами по правилу Хебба впервые представлены в работе [10]. Аппаратные реализации этой идеи в виде нейросети из трех нейронов с синапсами на дискретных мемристорах предложены в последующих работах [4, 9, 14-17]. При экспериментальной демонстрации ассоциативного самообучения в нейросети с мемристорами на основе органического полимера — парилена [9] явно показана генерация новых импульсов, связанных с возникновением новой ассоциации. В работе [4] проводилось численное моделирование нейросети с мемристорными синапсами [9], характеристики которых были предварительно получены экспериментально.

Однако предложенные электрические цепи аппаратной реализации ассоциативной памяти не могут быть использованы для построения сверхбольшой аппаратной нейросети с высокой интеграцией элементов и энергоэффективностью. Причиной является отсутствие интеграции мемристоров в кроссбары и наличие в схемах нейронов и синапсов большого числа активных электронных элементов с высоким энергопотреблением.

Аппаратные неимпульсные нейронные сети на основе мемристорного кроссбара с мемристорно-транзисторными ячейками 1Т1М реализованы исследовательской группой Hewlett-Packard в виде персептрона [8] и сети Хопфилда [3]. Размер селективного полевого транзистора в использованных ячейках на порядок превышает минимально возможный размер мемристора. Увеличение степени интеграции возможно при замене транзистора на диод Зенера. Для сверхбольших кроссбаров диод Зенера более предпочтителен, поскольку имеет размер, соизмеримый с размером мемристора.

Целью настоящей работы является численное моделирование и экспериментальное исследование аппаратной импульсной нейросети с архитектурой однослойного персептрона на основе кроссбара с ячейками 1D2M, состоящими из селективного диода Зенера и двух комплементарных мемристоров.

Методы

Электрическая схема аппаратного персептрона на основе запоминающей матрицы с мемристорными синапсами

Аппаратный персептрон построен на основе мемристорно-диодного кроссбара с 4 парами входных проводников и 2 выходными шинами. Соответственно, кроссбар содержит восемь ячеек, являющимися синапсами нейросети. Слой

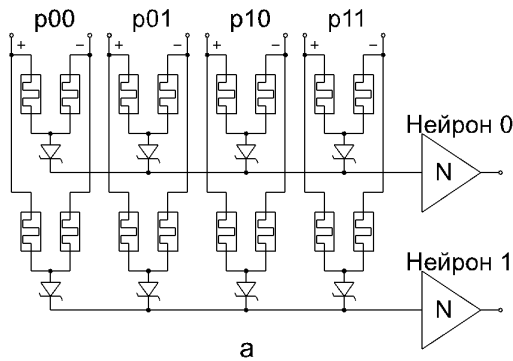


Рис. 1. Реализация аппаратной нейронной сети на основе мемристорно-диодного кроссбара: а) включение кроссбара в качестве массива синапсов, б) электрическая схема нейрона

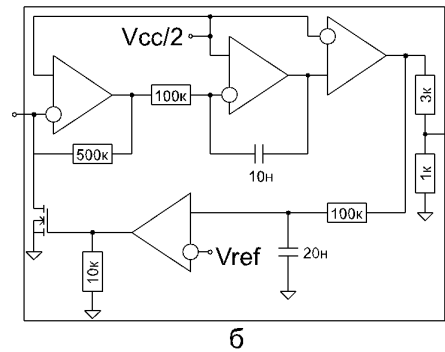


Fig. 1. Implementation of a hardware neural network based on a memristor-diode crossbar: а) crossbar connection as a synapse array, б) neuron electrical circuit

персептрона образован двумя нейронами, построенными на основе операционных усилителей. Электрическая схема нейрона состоит из преобразователя ток-напряжение, аналогового интегратора, компаратора, схемы задержки в виде интегрирующей RC-цепи и полевого транзистора (рис. 1).

Преобразователь ток — напряжение, являющийся входом нейрона, поддерживает на выходных шинах кроссбара виртуальный нулевой потенциал, обеспечивая сложение выходных токов синапсов. Пропорциональное входному синаптическому току напряжение поступает на интегратор, имитирующий накопление заряда на мембране нейрона.

Выходное напряжение интегратора сравнивается с пороговым на компараторе. При превышении порога происходит переключение компаратора, вызывающее открытие полевого транзистора, что, в свою очередь, приводит к разряду конденсатора в интеграторе и появлению на соответствующей выходной шине кроссбара отрицательного потенциала по отношению к виртуальному нулевому потенциалу. Если входной импульс нейросети в данный момент времени будет положительным, произойдет изменение сопротивления одного из мемристоров ячейки, поскольку падение напряжения на нем будет выше порога переключения мемристора.

Стенд для исследования аппаратной импульсной нейросети

Электрическая схема стенда состоит из схемы аппаратного персептрона и входной периферийной электрической схемы для обеспечения работы персептрона (рис. 2).

Электрическая схема универсального измерительного стенда для тестирования аппаратной импульсной нейросети (рис. 3) реализована в виде трех отдельных плат и состоит из схемы аппаратного персептрона и периферийной управляющей

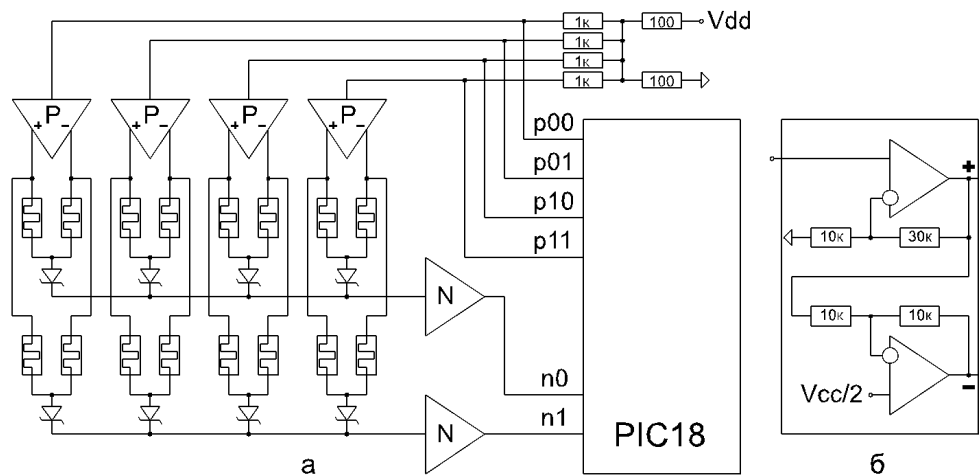


Рис. 2. Электрические схемы:
 а) стенда с аппаратной нейросетью,
 б) формирователя импульсов
 противоположных полярностей

Fig. 2. Electrical circuits: a) bench
 with the hardware neural network,
 б) opposite polarity pulses shaper

электрической схемы (4). Мемристоры с топологией «кроссбар» и диодные полупроводниковые слои образованы путем последовательного напыления пленок через маски электронного резиста (PMMA), выполненные на электронном микроскопе JSM-6510LV-EDS [11]. Изготовленный с топологией (5) и распаянный на отдельной плате кроссбар (1) вставляется в разъем, который позволяет исследовать работу нейросети с разными мемристорными кроссбарами без переделки стенда. Формирователь входных импульсов (2) построен на основе операционных усилителей (ОУ) и обеспечивает усиление импульсов от управляющего микроконтроллера и создание инверсных по напряжению импульсов.

Электрические схемы двух выходных нейронов (3) также построены с применением ОУ. Преобразователь ток — напряжение, являющийся входом нейрона, поддерживает на выходных шинах кроссбара виртуальный нулевой потенциал, обеспечивая сложение выходных токов синапсов. Коэффициент преобразования определялся с помощью ВАХ ячеек.

Измерительный стенд [1] был предназначен для обеспечения работы запоминающей матрицы на основе комбинированного мемристорного-диодного кроссбара. В [1] изменение состояния мемристоров обеспечивалось изменением амплитуды входных импульсов и обучение нейросети производилось по механизму долговременной синаптической потенциации (LTP — long term potentiation). Правило LTP применимо в узком числе задач, поскольку всегда приводит к усилению связей, что может негативно сказаться на работе нейросети. Реализованный в новом стенде механизм пластичности, зависимой от времени импульса (STDP — spike time dependent plasticity) учитывает причинность. Если пресинаптический импульс пришел раньше и перекрывается во времени

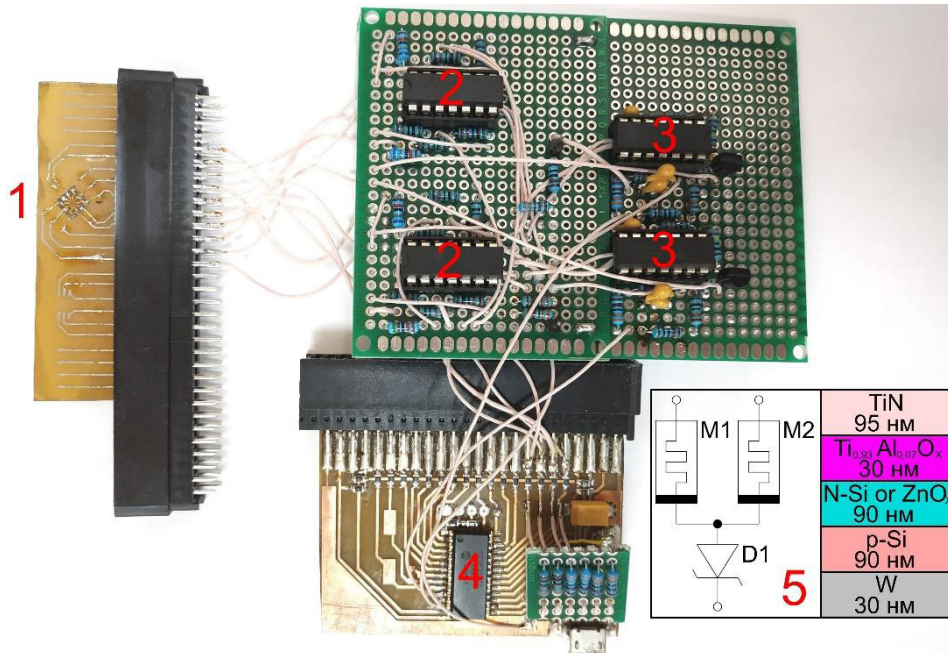


Рис. 3. Измерительный стенд для тестирования аппаратной импульсной нейросети

Fig. 3. Measuring bench for testing the hardware spiking neural network

с постсинаптическим, то он может быть причиной активации постсинаптического нейрона и вес синапса возрастает. Если же постсинаптический импульс возник раньше пресинаптического, то он не может быть причиной активации постсинаптического нейрона и вес синапса уменьшается. Специальная форма входных импульсов позволяет реализовать ассоциативное обучение нейросети по механизму STDP.

Результаты

Экспериментальное исследование электрических свойств ячеек кроссбара

Для настройки стенда необходимо знать электрические характеристики мемристорно-диодного кроссбара. Амплитуда входных импульсов для кроссбара относительно электрического потенциала виртуального нуля должна быть меньше напряжения переключения мемристоров, но обеспечивать превышение этого порога при открытии полевого транзистора нейрона.

Измеренная вольт-амперная характеристика (ВАХ) ячейки кроссбара при подаче напряжения на один из мемристоров пары показана на рис. 4а.

Сопротивление ячейки в закрытом состоянии, измеренное при напряжении входных импульсов, определяет коэффициент усиления преобразователя ток — напряжение в электрической схеме нейрона равным 500 В/А. Усиление должно быть достаточно для срабатывания нейрона в начале обучения нейросети.

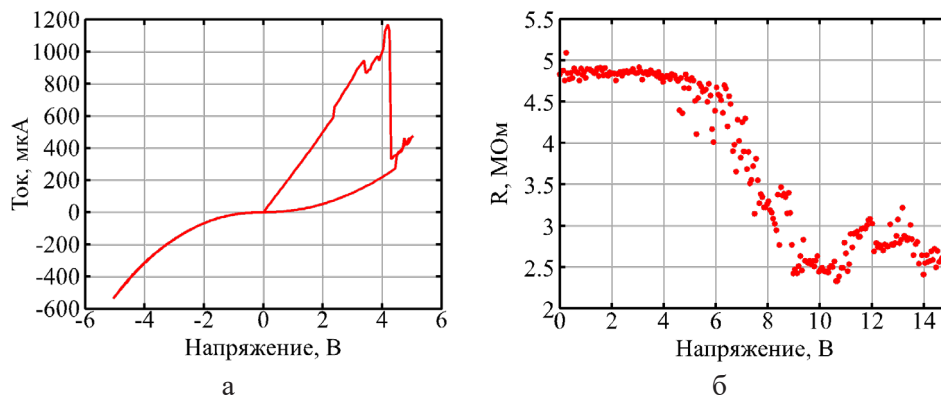


Рис. 4. Вольт-амперная характеристика (а) и изменение сопротивления в зависимости от амплитуды 10 мс импульса напряжения (б) ячейки 1D2M мемристорно-диодного кроссбара запоминающей матрицы

Fig. 4. Current-voltage characteristics of the crossbar 1D2M cell (а) and its resistance change vs amplitude of 10 ms voltage pulses (б)

Из рис. 4б видно, что до 6 В изменения сопротивления практически не происходит. Поэтому информационные импульсы не должны превышать этот порог. Меньшее наблюдаемое значение порогового напряжения на рис. 4а связано с гораздо более медленным изменением напряжения на мемристоре при снятии ВАХ.

Численное моделирование и тестирование аппаратного импульсного перцептрона

Нейросеть, состоящая из четырех виртуальных входных нейронов и двух аппаратных выходных нейронов, обучалась для выполнения задачи распознавания входных картинок с разрешением 2×2 пикселя. Значения яркостей пикселей преобразовывались в среднюю частоту последовательности входных импульсов с помощью микроконтроллера (рис. 3.4). Выходные импульсы активированных нейронов фиксировались этим же микроконтроллером.

Моделирование производилось в программном пакете LTspice. В качестве модели мемристора использовалась модифицированная модель [2], в которой вместо постоянных сопротивлений в низкопроводящем и высокопроводящем состояниях были использованы усредненные экспериментальные ВАХ этих состояний в виде табличных функций. Скорость и пороги переключения были подстроены согласно данным на рис. 4б. Подготовка входных данных, запуск расчетов и обработка выходных данных выполнялась Python-скриптом.

Экспериментальная и модельная кривые обучения, представленные на рис. 5, показывают долю правильно классифицированных входных картинок от числа циклов (эпох) обучения. Каждый цикл обучения содержал 128 картинок, образованных путем добавления шума к исходным двум эталонным картинкам.

Модельная кривая обучения более сглаженная по сравнению с экспериментальной. Это объясняется тем, что изменение проводимости в модели мемристора происходит плавно, без скачков.

Исследуемая аппаратная импульсная нейросеть на основе мемристорно-диодного кроссбара отличается от [7] большим числом нейронов и синапсов. Кроме этого, при последующем переобучении нейросеть опирается на ассоциации, сформированные в процессе обработки входных сигналов, а не заложенные искусственно, как в [7].

Процесс генерации новой ассоциации при переобучении, связанном с поступлением новой информации, показан на рис. 6. Нарастание входного напряжения нейрона, которое пропорционально синаптическому току, вызвано усилением синапса при формировании ассоциации.

Совпадение выходных импульсов во времени обусловлено заданием соответствующих одинаковых входных импульсов напряжения в эксперименте и при моделировании. Различие в скорости нарастания амплитуды напряжения импульсов связано с тем, что изменение проводимости мемристора в эксперименте имеет вероятностный разброс (см. рис. 4б).

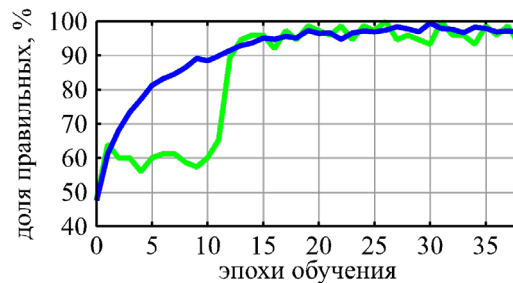


Рис. 5. Кривые самообучения аппаратной нейросети: зеленый — эксперимент, синий — SPICE-моделирование

Fig. 5. Self-learning curves of the hardware neural network: the green is for experiment and the blue — for the SPICE simulation

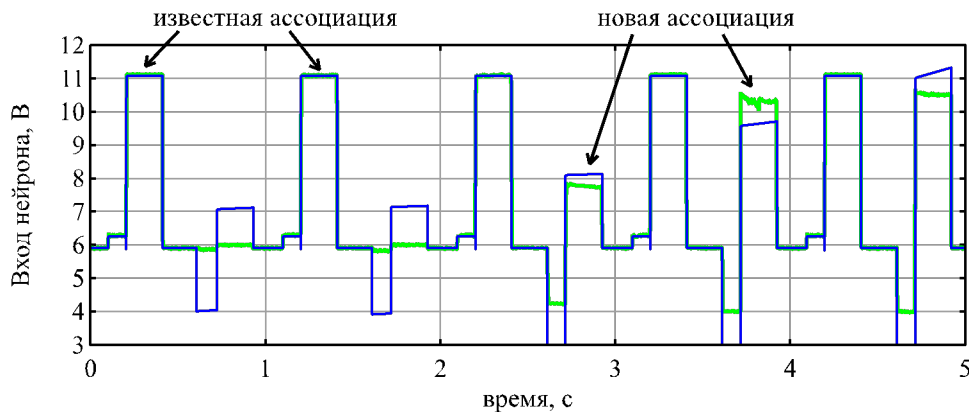


Рис. 6. Генерация новой ассоциации на фоне известной: зеленый — эксперимент, синий — SPICE-моделирование

Fig. 6. Generating a new association with the known one: the green is for experiment and the blue is for the SPICE simulation

Заключение

Разработан и собран универсальный измерительный стенд, позволяющий исследовать работу мемристорно-диодных кроссбаров в качестве массива синапсов аппаратной импульсной нейросети.

Проведено исследование работы аппаратной импульсной нейросети с мемристорными синапсами, представляющей собой запоминающую матрицу в режиме расчета синапсов однослойного персептрона. Персептрон может рассматриваться в качестве первого слоя 3D нейросети [5], выполняющего первичную обработку поступающей информации в биоморфном нейропроцессоре [12]. Получены экспериментальная и модельная кривые обучения, показывающие ожидаемое увеличение доли правильных классификаций с ростом числа эпох обучения. Продемонстрирована генерация новой ассоциации при переобучении, вызванном поступлением новой входной информации. Сравнение результатов моделирования и эксперимента по обучению небольшой нейросети с малым кроссбаром позволит создавать адекватные модели аппаратных нейросетей с мемристорно-диодным кроссбаром большой размерности.

Таким образом, с помощью построенной аппаратной импульсной нейросети поступление новой неизвестной информации можно отождествлять с генерацией новых ассоциаций в биоморфном нейропроцессоре, а в дальнейшем при совершенствовании нейросети научиться осмысливать эту информацию и, следовательно, совершить переход от слабого к сильному искусственному интеллекту.

СПИСОК ЛИТЕРАТУРЫ

1. Писарев А. Д. Исследование электрофизических свойств комбинированного мемристорно-диодного кроссбара, являющегося основой для аппаратной реализации биоморфного нейропроцессора / А. Д. Писарев, А. Н. Бусыгин, А. Н. Бобылев, А. А. Губин, С. Ю. Удовиченко // Вестник Тюменского государственного университета. Физико-математическое моделирование. Нефть, газ, энергетика. 2020. Том 6. № 3. С. 93-109. DOI: 10.21684/2411-7978-2020-6-3-93-109
2. Biolek D., Di Ventra M., Pershin Y.V. Reliable SPICE simulations of memristors, memcapacitors and meminductors / D. Biolek, M. Di Ventra, Y. V. Pershin // Radioengineering. 2013. Vol. 22. No. 4. Pp. 945-968. URL: <https://arxiv.org/abs/1307.2717>
3. Cai F., Power-efficient combinatorial optimization using intrinsic noise in memristor Hopfield neural networks / F. Cai, S. Kumar, T. Van Vaerenbergh et al. // Nature Electronics. 2020. Vol. 3. Pp. 409-418. DOI: 10.1038/s41928-020-0436-6
4. Demin V. A. Necessary conditions for STDP-based pattern recognition learning in a memristive spiking neural network / V. A. Demin, D. V. Nekhaev, I. A. Surazhevsky et al. // Neural Networks. 2021. Vol. 134. Pp. 64-75. DOI: 10.1016/j.neunet.2020.11.005
5. Filippov V. A. A biomorphic neuron model and principles of designing a neural network with memristor synapses for a biomorphic neuroprocessor / V. A. Filippov, A. N. Bobylev, A. N. Busygin, A. D. Pisarev, S. Yu. Udovichenko // Neural Computing and Applications. 2020. Vol. 32. Pp. 2471-2485. DOI: 10.1007/s00521-019-04383-7

6. Khacef L. Confronting machine-learning with neuroscience for neuromorphic architectures design / L. Khacef, N. Abderrahmane, B. Miramond // International Joint Conference on Neural Networks (IJCNN), 2018. DOI: 10.1109/IJCNN.2018.8489241
7. Lobo J. L. Spiking Neural Networks and online learning: An overview and perspectives / J. L. Lobo, J. D. Ser, A. Bifet, N. Kasabov // Neural Networks. 2020. Vol. 121. Pp. 88-100. DOI: 10.13140/RG.2.2.19696.20481
8. Miao H. Memristor-based analog computation and neural network classification with a dot product engine / H. Miao, C. E. Graves, C. Li et al. // Advanced Materials. 2018. Vol. 30. No. 9. Art. 1705914. DOI: 10.1002/adma.201705914
9. Minnekhanov A. A. Parylene based memristive devices with multilevel resistive switching for neuromorphic applications / A. A. Minnekhanov, A. V. Emelyanov, D. A. Lapkin et al. // Scientific Reports. 2019. Vol. 9. Art. 10800. DOI: 10.1038/s41598-019-47263-9
10. Pershin Y. V. Experimental demonstration of associative memory with memristive neural networks / Y. V. Pershin, M. Di Ventra // Neural Networks. 2010. Vol. 23. No. 7. Pp. 881-886. DOI: 10.1016/j.neunet.2010.05.001
11. Pisarev A. Fabrication technology and electrophysical properties of a composite memristor-diode crossbar used as a basis for hardware implementation of a biomorphic neuroprocessor / A. Pisarev, A. Busygin, A. Bobilev, A. Gubin, S. Udovichenko // Microelectronic Engineering. 2021. Vol. 236. Art. 111471. DOI: 10.1016/j.mee.2020.111471
12. Pisarev A. D. A biomorphic neuroprocessor based on a composite memristor-diode crossbar / D. A. Pisarev, A. N. Busygin, S. Yu. Udovichenko, O. V. Maevsky // Microelectronics Journal. 2020. Vol. 102. Art. 104827. DOI: 10.1016/j.mejo.2020.104827
13. Prezioso M. Training and operation of an integrated neuromorphic network based on metal-oxide memristors / M. Prezioso, F. Merrih-Bayat, B. D. Hoskins et al. // Nature. 2015. Vol. 521. Pp. 61-64. DOI: 10.1038/nature14441
14. Wang Z. Capacitive neural network with neuro-transistors / Z. Wang, M. Rao, J.-W. Han et al. // Nature Communications. 2018. Vol. 9. Art. 3208. DOI: 10.1038/s41467-018-05677-5
15. Wang Z. A Novel Memristor-Based Circuit Implementation of Full-Function Pavlov Associative Memory Accorded with Biological Feature / Z. Wang, X. Wang, // IEEE Transactions on Circuits and Systems I: Regular Papers. 2018. Vol. 65. No. 7. Pp. 2210-2220. DOI: 10.1109/TCSI.2017.2780826
16. Yang L. Memristor-based circuit implementations of recognition network and recall network with forgetting stages / L. Yang, Z. Zeng, Y. Huang, S. Wen // IEEE Transactions on Cognitive and Developmental Systems. 2018. Vol. 10. No. 4. Pp. 1133-1142. DOI: 10.1109/TCDS.2018.2859303
17. Zhang X. Improved learning experience memristor model and application as neural network synapse / X. Zhang, K. Long // IEEE Access. 2019. Vol. 7. Pp. 15262-15271. DOI: 10.1109/ACCESS.2019.2894634

Alexander N. BUSYGIN¹
Andrey N. BOBYLEV²
Alexey A. GUBIN³
Alexander D. PISAREV⁴
Sergey Yu. UDOVICHENKO⁵

UDC 621.382; 004.3

**NUMERICAL SIMULATION AND EXPERIMENTAL STUDY
OF A HARDWARE PULSE NEURAL NETWORK
WITH MEMRISTOR SYNAPSES***

¹ Postgraduate Student, Department of Applied and Technical Physics,
Researcher Laboratory Assistant, REC “Nanotechnology”, University of Tyumen
a.n.busygin@utmn.ru

² Head of the Laboratory of Electronic and Probe Microscopy,
REC “Nanotechnology”, University of Tyumen
andreaubobylev@gmail.com

³ Postgraduate Student, Department of Applied and Technical Physics,
Engineer, REC “Nanotechnology”, University of Tyumen
a.a.gubin@utmn.ru

⁴ Cand. Sci. (Tech.), Associate Professor, Department of Applied and Technical Physics,
Head of Laboratory of Beam-Plasma Technologies,
REC “Nanotechnology”, University of Tyumen
spcb.doc@gmail.com

⁵ Dr. Sci. (Phys.-Math.), Professor, Department of Applied and Technical Physics,
Head of REC “Nanotechnology”, University of Tyumen
udotgu@mail.ru

* This work was financially supported by the Russian Foundation for Basic Research
under the grant No. 19-37-90030.

Citation: Busygin A. N., Bobylev A. N., Gubin A. A., Pisarev A. D., Udovichenko S. Yu. 2021.
“Numerical simulation and experimental study of a hardware pulse neural network with mem-
ristor synapses”. Tyumen State University Herald. Physical and Mathematical Modeling. Oil,
Gas, Energy, vol. 7, no. 2 (26), pp. 223-235.
DOI: 10.21684/2411-7978-2021-7-2-223-235

Abstract

This article presents the results of a numerical simulation and an experimental study of the electrical circuit of a hardware spiking perceptron based on a memristor-diode crossbar. That has required developing and manufacturing a measuring bench, the electrical circuit of which consists of a hardware perceptron circuit and an input peripheral electrical circuit to implement the activation functions of the neurons and ensure the operation of the memory matrix in a spiking mode. The authors have performed a study of the operation of the hardware spiking neural network with memristor synapses in the form of a memory matrix in the mode of a single-layer perceptron synapses. The perceptron can be considered as the first layer of a biomorphic neural network that performs primary processing of incoming information in a biomorphic neuroprocessor. The obtained experimental and simulation learning curves show the expected increase in the proportion of correct classifications with an increase in the number of training epochs. The authors demonstrate generating a new association during retraining caused by the presence of new input information. Comparison of the results of modeling and an experiment on training a small neural network with a small crossbar will allow creating adequate models of hardware neural networks with a large memristor-diode crossbar. The arrival of new unknown information at the input of the hardware spiking neural network can be related with the generation of new associations in the biomorphic neuroprocessor. With further improvement of the neural network, this information will be comprehended and, therefore, will allow the transition from weak to strong artificial intelligence.

Keywords

Hardware pulse neural network, single-layer perceptron, memristor-diode crossbar, memory matrix of memristor synapses, associative self-learning, generating a new association.

DOI: 10.21684/2411-7978-2021-7-2-223-235

REFERENCES

1. Pisarev A. D., Busygin A. N., Bobylev A. N., Gubin A. A., Udovichenko S. Yu. 2020. "The study of the electrophysical properties of a composite memristor-diode crossbar as a basis of the neuroprocessor hardware implementation". Tyumen State University Herald. Physical and Mathematical Modeling. Oil, Gas, Energy, vol. 6, no. 3 (23), pp. 93-109. DOI: 10.21684/2411-7978-2020-6-3-93-109 [In Russian]
2. Biolek D., Di Ventra M., Pershin Y. V. 2013. "Reliable spice simulations of memristors, memcapacitors and meminductors". Radioengineering, vol. 22, no. 4, pp. 945-968. <https://arxiv.org/abs/1307.2717>.
3. Cai F., Kumar S., Van Vaerenbergh T. et al. 2020. "Power-efficient combinatorial optimization using intrinsic noise in memristor Hopfield neural networks". Nature Electronics, vol.3, pp. 409-418. DOI: 10.1038/s41928-020-0436-6
4. Demin V. A., Nekhaev D. V., Surazhevsky I. A. et al. 2021. "Necessary conditions for STDP-based pattern recognition learning in a memristive spiking neural network". Neural Networks, vol. 134, pp. 64-75. DOI: 10.1016/j.neunet.2020.11.005

5. Filippov V. A., Bobylev A. N., Busygin A. N., Pisarev A. D., Udovichenko S. Yu. 2020. "A biomorphic neuron model and principles of designing a neural network with memristor synapses for a biomorphic neuroprocessor". *Neural Computing and Applications*, vol. 32, pp. 2471-2485. DOI:10.1007/s00521-019-04383-7
6. Khacef L., Abderrahmane N., Miramond B. 2018. "Confronting machine-learning with neuroscience for neuromorphic architectures design". *Proceedings of the International Joint Conference on Neural Networks (IJCNN)*. DOI: 10.1109/ijcnn.2018.8489241
7. Lobo J. L., Ser J. D., Bifet A., Kasabov N. 2020 "Spiking Neural Networks and online learning: an overview and perspectives". *Neural Networks*, vol. 121, pp. 88-100. DOI: 10.1016/j.neunet.2019.09.004
8. Miao H., Graves C. E., Li C. et al. 2018. "Memristor-based analog computation and neural network classification with a dot product engine". *Advanced Materials*, vol. 30, no. 9, art. 1705914. DOI: 10.1002/adma.201705914
9. Minnekhanov A. A., Emelyanov A. V., Lapkin D. A. et al. 2019. "Parylene based memristive devices with multilevel resistive switching for neuromorphic applications". *Scientific Reports*, vol. 9, art. 10800. DOI: 10.1038/s41598-019-47263-9
10. Pershin Y. V., Di Ventra M. 2010. "Experimental demonstration of associative memory with memristive neural networks". *Neural Networks*, vol. 23, no 7, pp.881-886. DOI: 10.1016/j.neunet.2010.05.001
11. Pisarev A., Busygin A., Bobylev A., Gubin A., Udovichenko S. 2021. "Fabrication technology and electrophysical properties of a composite memristor-diode crossbar used as a basis for hardware implementation of a biomorphic neuroprocessor". *Microelectronic Engineering*, vol. 236, art. 111471. DOI: 10.1016/j.mee.2020.111471 [In Russian]
12. Pisarev A. D., Busygin A. N., Udovichenko S. Yu., Maevsky O. V. 2020. "A biomorphic neuroprocessor based on a composite memristor-diode crossbar". *Microelectronics Journal*, vol. 102, art. 104827. DOI: 10.1016/j.mejo.2020.104827
13. Prezioso M., Merrih-Bayat F., Hoskins B. D., Adam G. C., Likharev K. K., Strukov D. B. 2015. "Training and operation of an integrated neuromorphic network based on metal-oxide memristors". *Nature*, vol. 521, pp. 61-64. DOI: 10.1038/nature14441
14. Wang Z., Rao M., Han J.-W. et al. 2018. "Capacitive neural network with neuro-transistors". *Nature Communications*, vol. 9, art. 3208. DOI: 10.1038/s41467-018-05677-5
15. Wang Z., Wang X. 2018. "A novel memristor-based circuit implementation of full-function pavlov associative memory accorded with biological feature". *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 65, no. 7, pp. 2210-2220. DOI: 10.1109/TCSI.2017.2780826
16. Yang L., Zeng Z., Huang Y., Wen S. 2018. "Memristor-based circuit implementations of recognition network and recall network with forgetting stages". *IEEE Transactions on Cognitive and Developmental Systems*, vol. 10, no. 4, pp. 1133-1142. DOI: 10.1109/TCDS.2018.2859303.
17. Zhang X., Long K. 2019. "Improved learning experience memristor model and application as neural network synapse". *IEEE Access*, vol. 7, pp. 15262-15271. DOI: 10.1109/ACCESS.2019.2894634